



Universidad Autónoma Del Estado De México
Centro Universitario Ecatepec



**Análisis de estrés eléctrico en
inversores fabricados con transistores
de película delgada TFTs**

TESIS

QUE PARA OBTENER EL TÍTULO DE:

INGENIERO EN COMPUTACIÓN

PRESENTA:

Fernando Vargas Ortiz.

ASESOR ACADÉMICO:

Dr. Rodolfo Zolá García Lozano.

TUTORES ADJUNTOS:

M. en I.S.C. Alejandra Morales Ramírez.

M. En C.C. Juan de Jesús Amador Reyes.

Ecatepec de Morelos, Estado de México Junio, 2020

Índice

1. Introducción y planteamiento del problema	1
2. Metodología.....	3
3. Marco teórico.....	5
3.1 MOSFET	5
3.2 Transistores de película delgada.	11
3.3 Extracción de parámetros	13
3.4 Estrés eléctrico.....	18
3.5 Inversor lógico.....	19
3.6 Inversores resistivos	20
3.7 Inversor con carga activa	21
3.8 Inversor Zero-Drive	22
3.9 Inversor complementario.....	23
4. Desarrollo experimental.....	24
4.1 Caracterización de TFTs individuales	24
4.2 Estrés en TFTs, análisis desde el punto de vista del dispositivo	48
4.3 Caracterización eléctrica de Inversores lógicos	63
4.4 Método de extracción de parámetros de TFT en un inversor de carga resistiva.....	72
4.5 Estrés en inversores	78
5. Conclusiones	95
6. Trabajos futuros	96
7. Resultados académicos	97
8. Referencias	98

Índice de figuras

Figura 1 Estructura de un MOSFET canal N.....	6
Figura 2 Formación de un canal entre los contactos de Drenador y Fuente.....	7
Figura 3 Circuito de polarización MOSFET canal N.....	9
Figura 4 Curva de saturación en régimen lineal y saturación de MOSFET canal N 9	
Figura 5 Curva de salida MOSFET canal N.....	10
Figura 6. Tabla de verdad y símbolo de un inversor.	19
Figura 7. Circuito de un inversor resistivo.....	20
Figura 8. Circuito de inversor con carga activa.	21
Figura 9. Circuito de inversor Zero-Drive.....	22
Figura 10. Circuito de inversor complementario.....	23
Figura 11. Curva IDVG en región lineal en escala lineal y logarítmica.....	41
Figura 12. Curva IDVG en región de saturación en escala lineal y logarítmica.....	41
Figura 13. Familia de curvas TFT 4010.....	42
Figura 14. Curva IDVG en región lineal en escala lineal y logarítmica.....	43
Figura 15. Curva IDVG en región de saturación en escala lineal y logarítmica.....	43
Figura 16. Familia de curvas TFT 4020.....	44
Figura 17. Curva IDVG en región lineal en escala lineal y logarítmica.....	45
Figura 18. Curva IDVG en región de saturación en escala lineal y logarítmica.....	45
Figura 19. Familia de curvas TFT 4040.....	46
Figura 20. Voltaje de umbral vs longitud de canal para TFTs de IGZO.....	47
Figura 21. Serie de curvas IDVG TFT 4010.....	58
Figura 22. Serie de curvas IDVG TFT 4020.....	58
Figura 23. Serie de curvas IDVG TFT 4020.....	59
Figura 24. Valores de VT de cada dispositivo medido.	61
Figura 25. Valores de VT de cada dispositivo medido.	62
Figura 26. Inversor con carga resistiva.....	63
Figura 27. Curva de transferencia inversor 4010 en escala lineal y logarítmica ...	71
Figura 28. Curva de transferencia inversor 4020 en escala lineal y logarítmica ...	71
Figura 29. Curva de transferencia inversor 4040 en escala lineal y logarítmica ...	72
Figura 30. Gráfica del VT de cada inversor.....	76

Figura 31. Gráfica de los valores de K de cada inversor.....	76
Figura 32. Gráfica de los valores de movilidad de cada inversor.	77
Figura 33. Gráfica de una serie de 5 mediciones de un inversor 4010.	85
Figura 34. Gráfica de una serie de 5 mediciones de un inversor 4020.	86
Figura 35. Gráfica de una serie de 5 mediciones de un inversor 4040.	86
Figura 36. Zona donde se aprecia un corrimiento del VT del inversor	87
Figura 37. Zona donde se aprecia un corrimiento del VT del inversor	87
Figura 38. Zona donde se aprecia un corrimiento del VT del inversor	88
Figura 39. Valores de VT obtenidos de cada inversor.....	90
Figura 40. Gráfica de ΔVT de cada inversor	91
Figura 41. Gráfica de ganancia para cada medición del inversor 4010.....	92
Figura 42. Gráfica de ganancia para cada medición del inversor 4020.....	93
Figura 43. Gráfica de ganancia para cada medición del inversor 4040.....	94

Índice de tablas

Tabla 1. Características geométricas y VT de los TFTs de IGZO analizados	24
Tabla 2. Valores de VT extraídos para cada medición del transistor 4010.	60
Tabla 3. Valores de VT extraídos para cada medición del transistor 4020.	60
Tabla 4. Valores de VT extraídos para cada medición del transistor 4040.	60
Tabla 5. Valores de ΔVT calculados para cada medición de cada transistor.....	61
Tabla 6. Valores de VT, K y movilidad para cada inversor analizado.....	73
Tabla 7. Valores de VT, K y movilidad de inversor 4010.....	88
Tabla 8. Valores de VT, K y movilidad de inversor 4020.....	89
Tabla 9. Valores de VT, K y movilidad de inversor 4040.....	89
Tabla 10. Valores de ΔVT de cada inversor.....	90
Tabla 11. Valores de Ganancia de cada medición y el valor de VIN donde se presenta dicha ganancia para el inversor 4010.....	92
Tabla 12. Valores de Ganancia de cada medición y el valor de VIN donde se presenta dicha ganancia para el inversor 4020.....	93

Tabla 13. Valores de Ganancia de cada medición y el valor de VIN donde se presenta dicha ganancia para el inversor 4040..... 94

Índice de códigos de programación

Programa de caracterización de la curva de transferencia de TFTs 29

Programa de caracterización de las curvas de salida de TFTs 37

Programa de caracterización de TFTs en estrés 53

Programa de caracterización de inversores 68

Programa de caracterización de inversores en estrés 82

1. Introducción y planteamiento del problema

En nuestros días, la mayoría de las actividades que realizamos están mediadas a través de la tecnología. Para muchos, el uso de los dispositivos electrónicos móviles es indispensable. Teléfonos inteligentes, computadoras portátiles, cajeros automáticos, televisores, tableros de automóviles, dispositivos médicos, son solo algunos ejemplos de equipos que utilizamos en nuestra vida diaria.

Un aspecto importante por resaltar es que probablemente la interfaz hombre-máquina más utilizada para estos dispositivos es la pantalla de cristal líquido (LCD). En esta tecnología, el despliegue de las imágenes se hace a partir de elementos de conmutación (interruptores) que controlan el encendido y apagado de los píxeles que forman las imágenes o caracteres. En el caso particular de las pantallas de cristal líquido, los transistores de película delgada (TFT) son los dispositivos que cumplen con la función de conmutación descrita.

En el mundo existen diferentes grupos de científicos y tecnólogos dedicados a la investigación y desarrollo de la tecnología TFT. Estos grupos tienen como objetivos encontrar materiales y estructuras que permitan:

- a) La utilización de sustratos económicos, los cuales soportan bajas temperaturas de fabricación.
- b) La utilización de sustratos flexibles como diferentes tipos de acetatos.
- c) Procesos de fabricación compatibles con la electrónica de área amplia.

Con base a la experiencia científica, pero también considerando el uso cotidiano de las pantallas de cristal líquido es posible concluir que la tecnología TFT actualmente ha alcanzado un nivel de madurez alto que le han ganado una presencia fundamental en el mercado electrónico.

Un área de aplicación de los TFT que ha ganado mucho interés pero que no se ha desarrollado a la misma razón que las pantallas, es el desarrollo de circuitos de aplicación de película delgada. Esta tecnología pretende desarrollar diferentes circuitos digitales o analógicos sobre sustratos de área amplia, tales como ventanas.

Las posibilidades de aplicación van más allá de operaciones de despliegue de información. Estos circuitos podrían ser utilizados como circuitos de identificación de bajo costo, sensores acoplados con circuitos de preprocesamiento, circuitos de lectura, entre otros.

La principal limitante que tiene la aplicación de transistores de película delgada para el desarrollo de circuitos es la inestabilidad del voltaje de umbral que presentan estos dispositivos cuando están sometidos a condiciones de estrés eléctrico. El problema es que, bajo condiciones de operación normal, la mayoría de los TFTs presentan un cambio en el voltaje de umbral que modifica las condiciones de polarización del dispositivo y del circuito. Dependiendo del punto de operación del o de los dispositivos y de susceptibilidad del TFT al estrés eléctrico, la modificación del voltaje de umbral puede ocasionar un mal funcionamiento del circuito.

A lo largo de los últimos veinte años, diferentes grupos han publicado trabajos sobre el estrés eléctrico en TFTs de diferentes materiales, así como técnicas de fabricación encaminadas a reducir el efecto del estrés eléctrico sobre el voltaje de umbral del TFT. Desde un modelo analítico basado en parámetros físicos para la fabricación de TFTs plegables (M. Ghittorelli, 2015), Modelos de simulación para la detección del cambio dinámico del voltaje de umbral en TFTs (W. Lee, 2017), hasta estudios realizados para la fabricación de circuitos capaces de colocarse en la piel y doblarse (Masaya Kondo, 2018),.

Aunque existe una importante bibliografía sobre este tema, la mayoría de los trabajos están enfocados a analizar el fenómeno del estrés eléctrico desde el punto de vista del dispositivo funcionando de manera independiente. La complejidad del proceso de extracción de los parámetros eléctricos de un TFT, operando dentro de un circuito, es probablemente una de las causas que ha limitado la investigación desde un punto de vista circuital. Sin embargo, el entender el efecto del estrés eléctrico en las características de un circuito es probablemente más importante para identificar las posibilidades de aplicación de estos dispositivos, así como las topologías alternativas que pueden ser utilizadas para el diseño de circuitos.

En base a lo anterior, en el presente trabajo se tiene como objetivo general:

Investigar los efectos del estrés eléctrico en los transistores de película delgada, sobre las características eléctricas de un circuito digital básico.

De manera más detallada se establecen los siguientes objetivos particulares:

- Desarrollar los programas de control de las fuentes-medidor Keithley 2400 requeridos para hacer la caracterización eléctrica en corriente directa (CD) y en régimen de estrés eléctrico de los dispositivos a analizar.
- Analizar el efecto del estrés eléctrico en TFTs medidos en condiciones independientes.
- Analizar el principio de funcionamiento de los inversores de carga resistiva.
- Desarrollar y probar los procedimientos de extracción de parámetros a partir de las curvas de transferencia de los inversores con carga resistiva.
- Analizar el comportamiento de las curvas de transferencia de los inversores de carga resistiva.

2. Metodología

El enfoque del presente trabajo es en gran medida científico. Por esta razón, el desarrollo del mismo estuvo basado fundamentalmente en el método científico, el cual se describe a continuación:

1. Investigación bibliográfica. En esta etapa se investigaron los aspectos teóricos relacionados con el objeto de estudio. Desde conceptos enfocados al entendimiento del TFT, principio de funcionamiento, modelos eléctricos, procedimientos de extracción, efectos del estrés eléctrico sobre estos dispositivos. Posteriormente se revisaron aspectos enfocados a los inversores digitales, las diferentes topologías de fabricación, fue de particular interés el inversor con carga resistiva, así como los modelos matemáticos que describen su funcionamiento. Aun cuando este es el primer paso de la metodología, la investigación bibliográfica fue una de las actividades que se realizó en diferentes tiempos a lo largo del desarrollo del proyecto.

2. Hipótesis. En esta etapa se formulará una hipótesis centrada en cumplir el objetivo del presente trabajo.
3. Diseño del proceso experimental. Con base a los objetivos del trabajo el proceso experimental diseñado fue el siguiente:
 - a. Mediciones de caracterización eléctrica en CD de transistores de película delgada.
 - b. Mediciones del efecto del estrés eléctrico en transistores de película delgada.
 - c. Mediciones de las características eléctricas en inversores de carga activa.
 - d. Mediciones del efecto del estrés eléctrico en inversores de carga activa.

4. Experimentación.

De manera general, para cada experimento fue necesario desarrollar un programa de control que permitiera programar las condiciones de polarización de las fuentes-medidor Keithley 2400. El control de estos dispositivos se hizo a través de una tarjeta GPIB conectada por USB. Mediante esta tecnología fue posible, por un lado, sincronizar el funcionamiento de tres fuentes Keithley 2400, y por otro lado extraer los datos de las mediciones para ser desplegadas mediante una interfaz gráfica y/o poder ser exportadas a un archivo de texto para su posterior procesamiento. Todos los programas fueron desarrollados en Matlab y serán explicados en las secciones posteriores.

5. Análisis de resultados.

En esta etapa se analizaron los resultados experimentales relacionados con el objeto de estudio. En secciones posteriores se presentarán los análisis y las conclusiones obtenidas

6. Difusión de resultados.

Una etapa fundamental de la investigación científica es la difusión de los resultados obtenidos. En secciones posteriores se describirán las actividades de iniciación y difusión científica en las que se participó como resultado de la colaboración en el desarrollo de este proyecto.

3. Marco teórico

3.1 MOSFET

Un MOSFET es un transistor de efecto de campo el cual cuenta con una compuerta aislada por una capa de óxido de silicio (SiO_2). Existen dos tipos de MOSFET clasificados por el tipo de canal que forman, los MOSFET canal N y los MOSFET canal P. En los MOSFET canal N el transistor se formará sobre un sustrato tipo P. Dicho sustrato presenta dos regiones dopadas con un material tipo N, sobre esas dos regiones se colocan los contactos de drenador y fuente (ver Fig. 1).

En general los transistores de efecto de campo (FET) funcionan como elementos de conmutación (interruptores). El flujo de la corriente está controlado por el contacto compuerta, la cual dependiendo del voltaje aplicado (V_G) permitirá que el transistor conduzca o no la corriente eléctrica. En conducción un canal de portadores de carga se forma entre los contactos del drenador (D) y la fuente (S). El ancho del canal, y por lo tanto el nivel de corriente, está controlado por el nivel del voltaje de compuerta (V_G). Existen diferentes tipos de FET, sin embargo el presente trabajo se enfocará en el transistor de efecto de campo metal-óxido semiconductor (MOSFET).

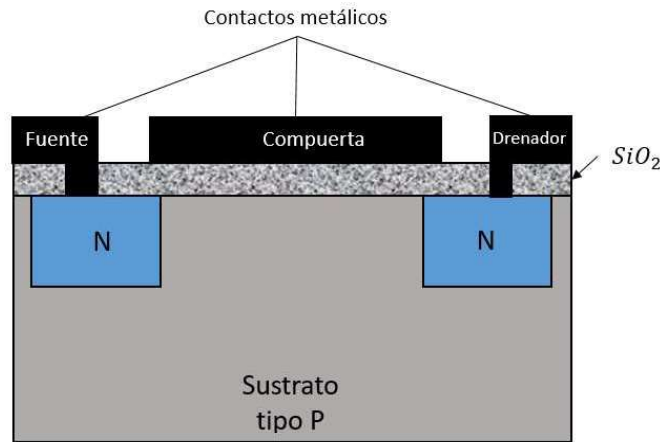


Figura 1 Estructura de un MOSFET canal N

El MOSFET debe su creciente popularidad a sus excelentes características eléctricas, entre las cuales destaca su la alta impedancia de entrada. Sus aplicaciones principales son el control de motores, componentes de periféricos de computadora y como interruptor en fuentes de poder. El MOSFET puede realizar el mismo trabajo que los transistores bipolares (BJT), pero con la ventaja técnica de ser un dispositivo controlado por voltaje.

A continuación se describirá brevemente el principio de funcionamiento del MOSFET canal N. Para formar un canal entre los contactos de drenador y fuente es necesario polarizar la compuerta del transistor adecuadamente. Al aplicar un voltaje positivo en la terminal de compuerta, se formará un campo eléctrico que atraerá los electrones libres hacia la región cercana a la interfaz dieléctrico semiconductor, formando así un canal de conducción para el flujo de corriente entre los contactos de drenador y fuente. Para que el canal se forme, el voltaje de compuerta debe superar el voltaje de umbral (V_T) del dispositivo. El voltaje de umbral es un valor de voltaje para el cual el dispositivo comienza a conducir corriente entre sus terminales de drenador y fuente, o lo que es igual, a cuando un canal es formado [Fig. 2].

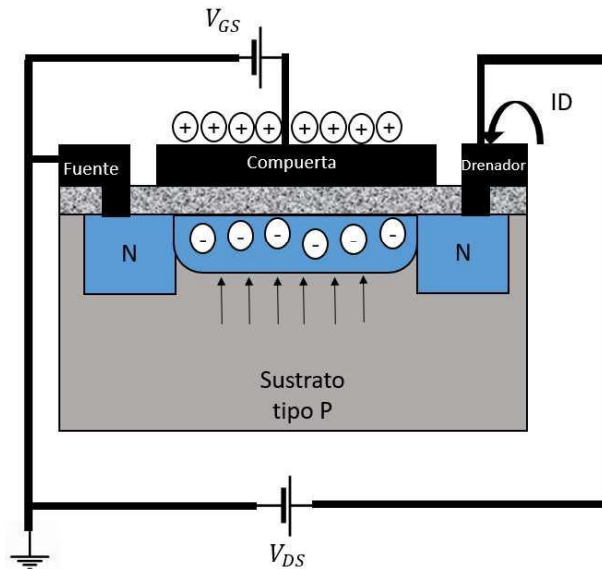


Figura 2 Formación de un canal entre los contactos de Drenador y Fuente

La corriente entre el drenador y la fuente se comporta dependiendo del valor de \$V_G\$ aplicado, para valores de \$V_G\$ menores al valor \$V_T\$ del MOSFET la corriente entre el drenador y la fuente es 0.

Para valores de \$V_G\$ superiores al valor \$V_T\$, el transistor conduce y puede trabajar en dos regiones diferentes, la región lineal y la región de saturación:

La región lineal se presenta cuando el voltaje entre el drenador y la fuente (\$V_{DS}\$) es menor al voltaje de compuerta (\$V_G\$) menos el voltaje de umbral (\$V_T\$), esto es:

$$V_{DS} < (V_G - V_T)$$

En esta región lineal, también llamada región óhmica, el transistor se comporta como una resistencia controlada por el voltaje de la compuerta. La corriente que circule entre el drenador y la fuente está dada por la ecuación:

$$I_D = K ((V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2})$$

La región de saturación, también llamada región activa, se presenta cuando el voltaje entre el drenador y la fuente (V_{DS}) es mayor o igual al voltaje de compuerta (V_G) menos el voltaje de umbral (V_T)

$$V_{DS} \geq (V_G - V_T)$$

Cuando el transistor opera en esta región, el canal formado entre el drenador y la fuente sufre un estrangulamiento en las cercanías del drenador, esto quiere decir que a medida que se incrementa el voltaje V_{DS} la corriente I_D se mantendrá estable. Esta condición está modelada por la siguiente ecuación:

$$I_D = K (V_{GS} - V_T)^2$$

En ambas ecuaciones, K es una constante que es una función dependiente de la construcción del dispositivo, la cual engloba características como el ancho del canal (W), la movilidad de los portadores de carga (μ_0), la capacitancia por óxido de compuerta (C_{ox}), etc.

En la Fig. 3 se muestra el circuito de conexión de un MOSFET. Esta es la configuración más básica, mediante la cual es posible obtener las curvas de transferencia (Fig. 4) y de salida del transistor MOSFET (Fig. 5).

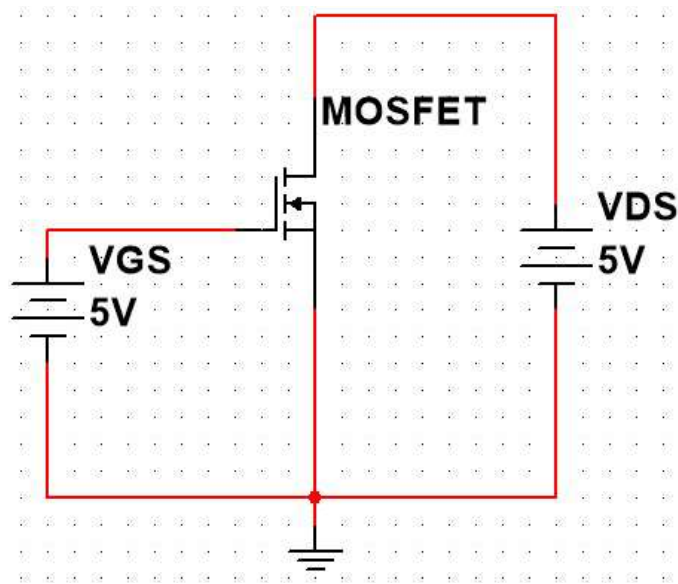


Figura 3 Circuito de polarización MOSFET canal N

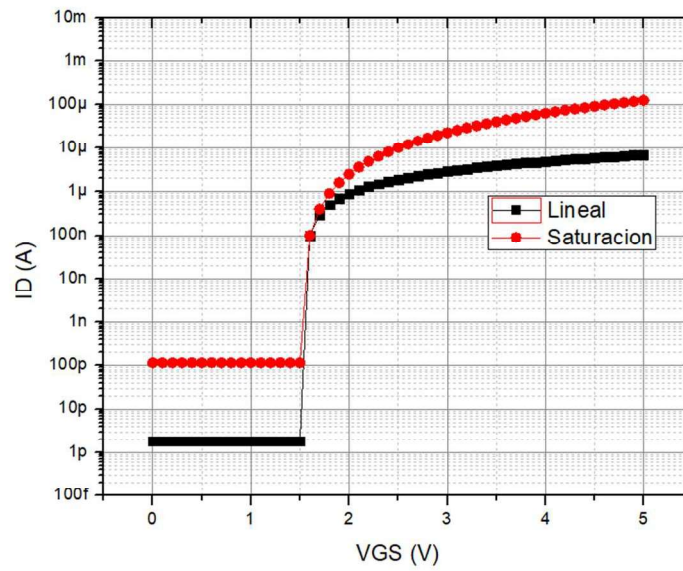


Figura 4 Curva de saturación en régimen lineal y saturación de MOSFET canal N

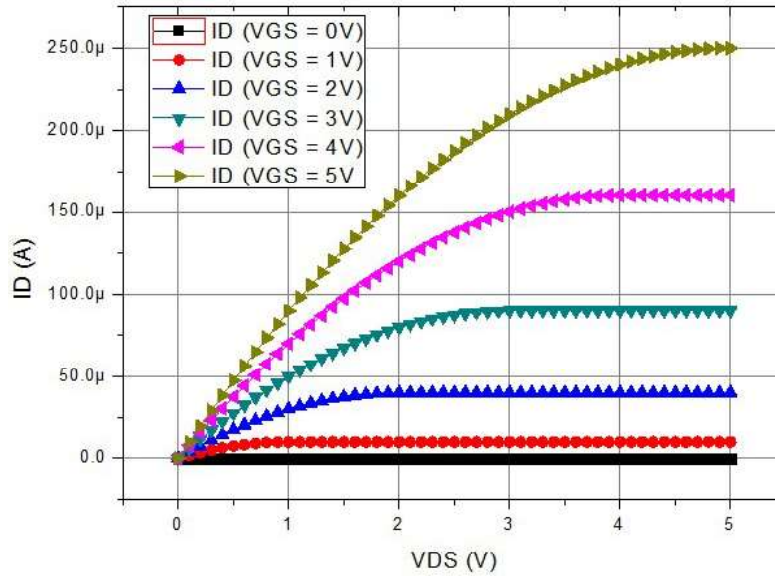


Figura 5 Curva de salida MOSFET canal N

En la siguiente sección se describirán conceptos relacionados los Transistores de película delgada (TFTs). Estos dispositivos son MOSFET con características particulares.

3.2 Transistores de película delgada.

Los transistores de película delgada (TFTs) han generado mucho interés en años recientes, debido a las numerosas aplicaciones que estos tienen. Entre las aplicaciones principales de estos dispositivos se encuentra el control de los píxeles en pantallas de cristal líquido de dispositivos digitales tales como teléfonos celulares, computadores, televisores, etc.

Ejemplos de los principales materiales que han sido utilizados en la fabricación de TFTs son el silicio amorfo hidrogenado (a-Si:H), Silicio nanocristalino (n-Si:H), Silicio policristalino (Si-poly), semiconductores poliméricos y más recientemente semiconductores de óxidos metálicos (IGZO, por ejemplo).

El silicio amorfo hidrogenado (a-Si:H) es uno de los primeros semiconductores que se utilizó para aplicaciones comerciales en pantallas de cristal líquido. Este material posee una estructura de tipo “red continua aleatoria” con defectos, en la cual se puede decir que los átomos se encuentran dispersos y sin presentar un orden definido (Street, 1991). El a-Si:H Tiene la ventaja de que puede ser depositado a bajas temperaturas, normalmente entre 100° y 400° C, lo que reduce notablemente el costo del proceso de fabricación de estos dispositivos. Sin embargo, presenta una movilidad baja, que generalmente se encuentra alrededor de 0.1 cm²/Vs. Esta reducida movilidad de portadores limita su aplicación a circuitos de baja frecuencia y la fabricación de dispositivos periféricos de control se vuelve una tarea más compleja al momento de la fabricación del dispositivo.

Otro material utilizado para la fabricación de TFTs es el Silicio policristalino poly-Si, el cual presenta un mejor ordenamiento de los átomos a comparación del a-Si:H. El ordenamiento local en granos cristalinos del material permite que los portadores de carga presenten una mayor movilidad, la cual está de alrededor de 10 - 300 cm²/Vs. Gracias a esta mayor movilidad de portadores de carga (electrones y huecos), el poly-Si puede ser empleado en dispositivos para aplicaciones que requieren mayores frecuencias de operación. Otro beneficio presente en este tipo de material es que el proceso de fabricación de circuitos periféricos de control se simplifica, gracias a que existe un mejor ordenamiento de átomos. Una limitación de este

material es que las temperaturas de fabricación a las que se debe realizar el depósito son mayores a las del a-Si:H y se encuentran entre 600° - 1000° C. Esta característica afecta notablemente el costo de producción del material y los circuitos de aplicación.

El silicio nanocristalino (n-Si:H) cuenta con prestaciones que se encuentran entre el a-Si:H y el poly-Si. Las características estructurales y eléctrica del n-Si:H se deben a que el proceso de depósito de este material se realiza a menores temperaturas que las del poly-Si. Esto hace que los átomos de silicio depositados formen granos cristalinos de dimensiones mucho menores a las que se presentan comúnmente en las capas policristalinas.

Otro de los materiales utilizados más recientemente en la fabricación de TFTs es el IGZO. Este semiconductor es un óxido de Indio, Galio y Zinc. La alta movilidad de portadores obtenidos en capas depositadas a bajas temperaturas, así como la transparencia de la capa semiconductor depositadas son algunas de las características que han hecho de este material una opción importante en el desarrollo de circuitos de aplicación.

3.3 Extracción de parámetros

Con el objetivo de simplificar el proceso de análisis de las características eléctricas y proceso de extracción de los TFTs en el presente documentos se asumirá que el modelo eléctrico de los TFTs es el mismo que el de los transistores MOSFET. Esta consideración es ampliamente utilizada en los diferentes trabajos reportados en la literatura sobre TFTs. Un ejemplo de esta situación es observar que en la mayoría de los trabajos reportados se utiliza como método de extracción del voltaje de umbral el método de extrapolación de la raíz cuadrada de la corriente de saturación, siendo que este método fue desarrollado para los transistores MOSFET, tomando en consideración que la corriente en saturación tiene una dependencia cuadrática respecto al voltaje de compuerta. Aun cuando esta no es una condición que siempre se presente en los diferentes tipos de TFTs, es posible considerarla como un buen punto de partida para el análisis del estrés eléctrico en circuitos con TFTs.

Tomando la consideración anterior, es posible resaltar que el voltaje de umbral (V_T) es una de las características que mejor describen el comportamiento de un MOSFET. Se trata del voltaje aplicado a la compuerta (V_G) para el cual los electrones son atraídos formando un canal entre las terminales de drenador (D) y fuente (S) permitiendo así el flujo de corriente entre dichas terminales. (A. Ortiz-Conde, 2012)

Para identificar el V_T de un transistor MOSFET existen diversos métodos, los cuales generalmente se realizan a partir de la curva de transferencia del transistor.

El método de corriente continua es uno de los más utilizados en los procesos industriales debido a su simplicidad. Para encontrar V_T , este método consta de evaluar un valor de V_G correspondiente a una corriente de drenador (I_D) predeterminada, más o menos arbitraria, y un voltaje aplicado al drenador de <100 mV. Sin embargo, el método de corriente continua presenta la desventaja de ser totalmente dependiente del valor de I_D establecido para definir el umbral.

Otro método popularmente utilizado para la extracción del voltaje de umbral es el método de extrapolación lineal. En este método se asume que, en régimen lineal, la corriente de drenador en el MOSFET tiene una dependencia lineal respecto al

voltaje de compuerta. Por esta razón, el método consiste en encontrar la intersección con el eje VG de la extrapolación lineal de la curva ID-VG.

Otra técnica de extracción del VT es el método de extrapolación en saturación. En este método se considera que la corriente de drenador en régimen de saturación tiene una dependencia cuadrática respecto al voltaje de compuerta, tal y como se muestra en la siguiente ecuación:

$$I_D = \frac{W}{L} C_{ox} \mu (V_{GS} - V_T)^2$$

Donde I_D es la corriente que circula entre el drenador y la fuente del transistor, W y L se refieren al ancho y largo del canal respectivamente, C_{ox} se define como la capacitancia del óxido de compuerta, μ es la movilidad de portadores de carga en el transistor y con V_{GS} y V_T siendo los parámetros del voltaje entre la compuerta y la fuente y el voltaje de umbral respectivamente.

Este método linealiza la expresión de la corriente en saturación calculando la raíz cuadrada de la corriente de drenador (ID), quedando la ecuación de la siguiente forma:

$$\sqrt{I_D} = \sqrt{\frac{W}{L} C_{ox} \mu (V_{GS} - V_T)^2}$$

$$\sqrt{I_D} = \sqrt{\frac{W}{L} C_{ox} \mu} (V_{GS} - V_T)$$

$$\sqrt{I_D} = \sqrt{\frac{W}{L} C_{ox} \mu} V_{GS} - \sqrt{\frac{W}{L} C_{ox} \mu} V_T$$

La expresión de la raíz cuadrada de la corriente es una expresión lineal ($y = mx + b$) en donde:

$$y = \sqrt{I_D}$$

$$m = \sqrt{\frac{W}{L} C_{ox} \mu}$$

$$x = V_{GS}$$

Y

$$b = -\sqrt{\frac{W}{L} C_{ox} \mu} (V_T)$$

El método de extracción considera que cuando $I_D = 0$, la expresión de la raíz de la corriente quedará:

$$\sqrt{I_D} = \sqrt{\frac{W}{L} C_{ox} \mu} (V_{GS}) - \sqrt{\frac{W}{L} C_{ox} \mu} (V_T) = 0$$

Pasando al otro lado de la ecuación el término de V_T :

$$\sqrt{\frac{W}{L} C_{ox} \mu} (V_{GS}) = \sqrt{\frac{W}{L} C_{ox} \mu} (V_T)$$

Simplificando:

$$V_{GS} = V_T$$

En otras palabras, en la gráfica $\sqrt{I_D}$ vs V_{GS} el intercepto con el eje x será igual al V_T . En términos de la ecuación de la recta:

$$V_T = -\frac{b}{m}$$

Por su simplicidad y la facilidad de utilizar herramientas de cálculo comunes en diferentes programas de procesamiento matemático, el método de la regresión lineal es uno de los métodos más utilizados en la literatura para la extracción del V_T . Cabe señalar que en este trabajo se utilizará este método de extracción. La

principal desventaja que tiene este método es la susceptibilidad presentada con las resistencias parásitas propias de la construcción del MOSFET.

El siguiente método generalmente empleado en la obtención del voltaje de umbral de un MOSFET es el de la relación de la corriente con la raíz cuadrada de la transconductancia (*Current-to-square-root-of-the-Transconductance Ratio*, CsrTR). Lo que se busca al emplear este método es la reducción del efecto de las resistencias serie parasitas del transistor para obtener un V_T más preciso. La relación entre la corriente de drenador y la raíz cuadrada de la transconductancia está dada por la fórmula:

$$CsrTR = \frac{ID}{\sqrt{g_m}} = \frac{ID}{\sqrt{\frac{dID}{dVG}}} = S^{-\frac{1}{2}}(VG - VT)$$

Los valores de V_T y s pueden ser extraídos del intercepto y la pendiente de la gráfica resultante de la comparación de CsrTR y el ajuste linear de VG.

Se han desarrollado varios modelos de transistores TFT para describir el carácter eléctrico, la mayoría de ellos solo teniendo en cuenta los efectos de inestabilidad fundamentales durante la operación de modo estático. Sin embargo, representar el comportamiento dinámico también es de gran importancia para el diseño del circuito debido a los cambios de tensión eléctrica a lo largo del tiempo. Dentro de este escenario, se han realizado diferentes modelos y se ha demostrado previamente que reproducen los efectos de inestabilidad actuales bajo condiciones específicas, pero lo no hacen cuando el TFT contiene una tensión eléctrica (R. Garcia, 2018).

Durante el funcionamiento del transistor de película delgada (TFT), el dieléctrico de la compuerta está bajo una condición de carga de polarización. La relación I_{on}/I_{off} y la pendiente subumbral se estudiaron para comprender los cambios producidos en el interfaz de semiconductor dieléctrico. Observamos que el cambio de voltaje umbral está relacionado con atrapamiento de carga negativa en el interfaz dieléctrico / semiconductor y para este fenómeno propone un modelo de carga de trampa. Finalmente, la característica de salida TFT se modeló considerando un

cambio en el voltaje umbral para cada curva de voltaje de compuerta. (R. Garcia, 2018)

3.4 Estrés eléctrico

Una investigación más amplia sobre las características eléctricas de los TFTs fabricados de diferentes materiales permitiría observar que cada material tiene diferentes ventajas y desventajas. Sin embargo, prácticamente todos los TFTs reportados en la literatura son afectados por un fenómeno que se conoce como estrés eléctrico. Para entender este fenómeno es necesario recordar brevemente el concepto general de Voltaje de umbral (V_T) descrito en secciones anteriores. El V_T es el voltaje de compuerta necesario para que se forme un canal de conducción entre las terminales de drenador y fuente del TFT. Es decir, el V_T es el valor del voltaje de compuerta (V_{GS}) que define el inicio de la conducción fuerte en el TFT.

El estrés eléctrico puede ser expresado como el cambio del voltaje de umbral (V_T) en un transistor que se encuentra bajo ciertas condiciones de polarización (Ryu, 2010). Estudios han mostrado que los diferentes materiales empleados en la construcción de transistores MOSFET TFT pueden influir en el comportamiento del estrés en un dispositivo. El cambio del V_T por el efecto del estrés eléctrico puede limitar el desarrollo de aplicaciones tales como pantallas debido a que, al modificarse el voltaje de umbral y por lo tanto las condiciones de conducción del transistor, se afectará el brillo de los píxeles que forman la imagen. Esto resta calidad a la imagen, afectando la experiencia del usuario (R. García, 2013). Aun cuando existe una gran cantidad de trabajos reportados en la literatura que abordan diferentes aspectos del estrés eléctrico en los TFTs, la mayoría de estos se han enfocado al estudio desde el punto de vista del dispositivo independiente, es decir, solo se han estudiado los efectos de este fenómeno sobre las características eléctricas del dispositivo (R. Garcia, 2018). Sin embargo, un área importante de investigación es el efecto del estrés eléctrico desde el punto de vista de un circuito de aplicación, en donde dos o más dispositivos pueden ser afectados.

3.5 Inversor lógico

Un inversor lógico, también llamado compuerta NOT, es un circuito con una entrada y una salida. El valor lógico de la salida será el complemento del valor de la entrada, es decir, si a la entrada se coloca un valor lógico 1 a la salida se obtendrá el valor lógico 0 y viceversa. Este comportamiento se puede observar en la tabla de verdad de la Fig. 6.

Entrada	Salida
0	1
1	0

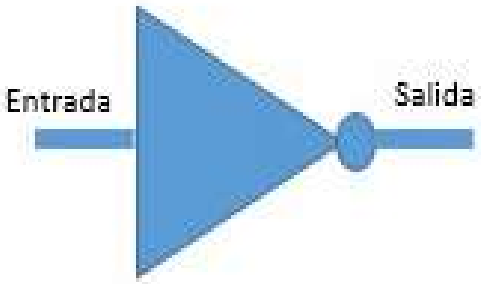


Figura 6. Tabla de verdad y símbolo de un inversor.

Existen diferentes topologías de inversores. Según su construcción interna se clasifican en inversores resistivos, inversores con carga activa, inversores Zero-Drive e inversores complementarios.

3.6 Inversores resistivos

Un inversor resistivo es un circuito compuesto por un transistor tipo MOSFET de canal N el cual tiene conectado a su drenador una resistencia y la fuente está conectada a tierra, dicha resistencia está conectada a una fuente de alimentación de voltaje (VCC) y el punto de salida del inversor (Vout) está conectado entre la resistencia y el drenador del transistor. La terminal de compuerta del MOSFET tiene conectada otra fuente de alimentación, la cual se encargará de encender o apagar el transistor y esto a su vez actuará como conmutador para el valor observado en la salida del inversor.

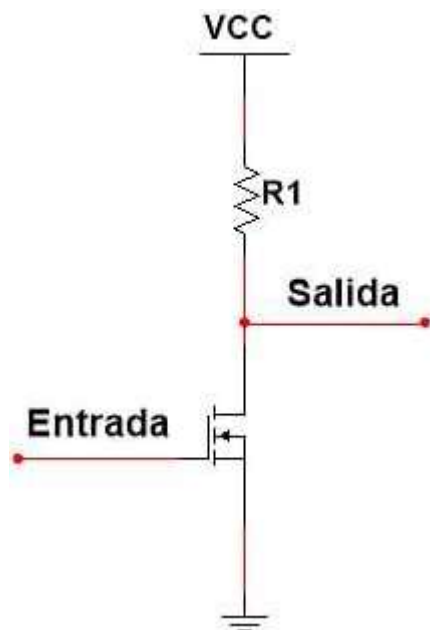


Figura 7. Circuito de un inversor resistivo

3.7 Inversor con carga activa

El inversor con carga activa se compone de dos transistores MOSFET de canal N, la diferencia entre estos dos transistores radica en el ancho del canal de cada transistor. El transistor situado en la parte superior de la Figura 8 (transistor 1) tiene su terminal de compuerta conectada a VCC, es decir, siempre se encuentra en saturación, la terminal de drenador se encuentra igualmente conectada a VCC y la fuente de este transistor está conectada al drenador del transistor 2.

El transistor 2 será el encargado de activar o desactivar el inversor. Este transistor tiene su terminal de drenador conectado a la terminal de fuente del transistor 1, este punto de interconexión será tomado como referencia para obtener el valor de salida del inversor. La terminal de fuente del transistor 2 está conectada a GND y la compuerta se conectará a una fuente de voltaje.

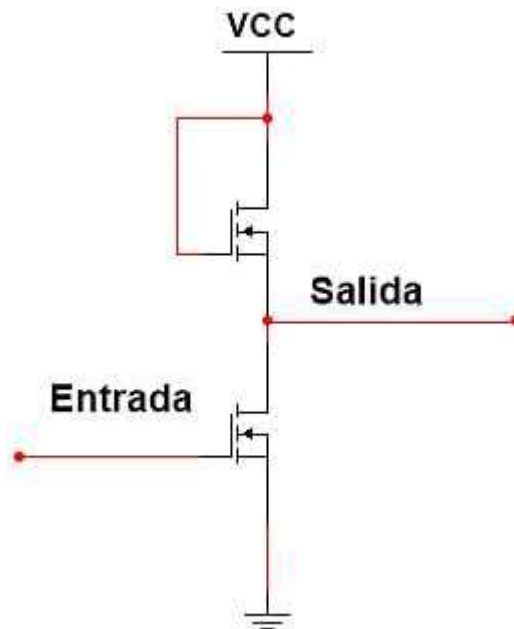


Figura 8. Circuito de inversor con carga activa.

3.8 Inversor Zero-Drive

El inversor Zero-Drive presenta un circuito similar al inversor con carga activa, con la única diferencia de que en el inversor Zero-Drive la terminal de compuerta del transistor 1 está, junto con la terminal de fuente, conectada al drenador del transistor 2, y a su vez este punto de interconexión será tomado como referencia para el valor que se observará a la salida del inversor.

El transistor 2 será el encargado de la conmutación entre el encendido o el apagado del inversor y su terminal de compuerta estará conectada a una fuente de alimentación.

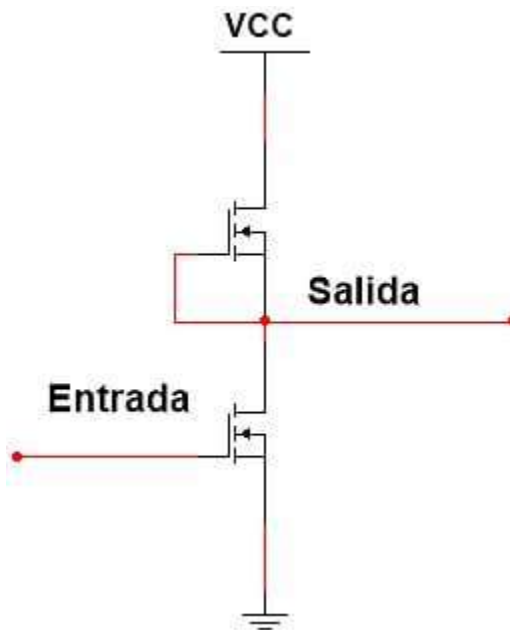


Figura 9. Circuito de inversor Zero-Drive

3.9 Inversor complementario

El inversor complementario es un circuito que, al igual que los inversores con carga activa y Zero-Drive, está compuesto por dos transistores MOSFET, sin embargo, en el inversor complementario un transistor será de canal N y uno de canal P.

En esta configuración, ambos transistores tienen su terminal de compuerta conectadas a la fuente de alimentación considerada como *Entrada*, el transistor de canal P tiene su terminal de drenador conectada a una fuente de alimentación VCC, mientras que su terminal de fuente está conectada, junto con la terminal de drenador del transistor de canal N, al punto de referencia de Salida.

El transistor de canal N tiene su terminal de drenador conectado a Salida y su terminal de fuente conectada a GND.

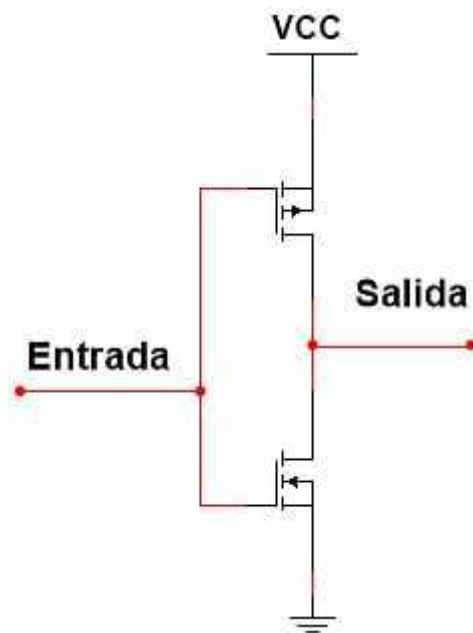


Figura 10. Circuito de inversor complementario

4. Desarrollo experimental

En las siguientes secciones se describirán las actividades experimentales realizadas a lo largo del presente proyecto de tesis. De forma general, en la descripción de cada actividad experimental se planteará el objetivo, la descripción del proceso experimental, la descripción del proceso de medición, el diagrama de flujo del programa realizado, el código del mismo, así como los principales resultados obtenidos.

4.1 Caracterización de TFTs individuales

4.1.1 Objetivo

Obtener las curvas de salida y transferencia lineal y en saturación de un TFT de IGZO

4.1.2 Descripción del experimento

En la Tabla 1. Se presentan las características geométricas y el voltaje de umbral de tres transistores TFTs de IGZO fabricados en la Universidad de Texas en Dallas. Para realizar la medición de las curvas de salida y de transferencia fue necesario realizar un programa de automatización que permitiera el control de las funciones de polarización y medición de tres fuentes Keithley 2400 a través de la interfaz GPIB.

Tabla 1. Características geométricas y V_T de los TFTs de IGZO analizados

Transistor	$W(\mu\text{m})$	$L(\mu\text{m})$	V_T (V)
Transistor 1	40	10	0.43
Transistor 2	40	20	0.55
Transistor 3	40	40	0.41

Para analizar el diagrama de flujo 1: Programa de caracterización de las curvas de transferencia de TFTs y el programa de caracterización de la curva de transferencia

de TFTs realizado para obtener las mediciones de transferencia, a continuación se hará una breve descripción del proceso de medición. En la explicación del proceso de medición, en cada paso se hace referencia al diagrama de flujo y al código del programa que se presentan a continuación.

Para realizar esta medición se requiere controlar tres fuentes:

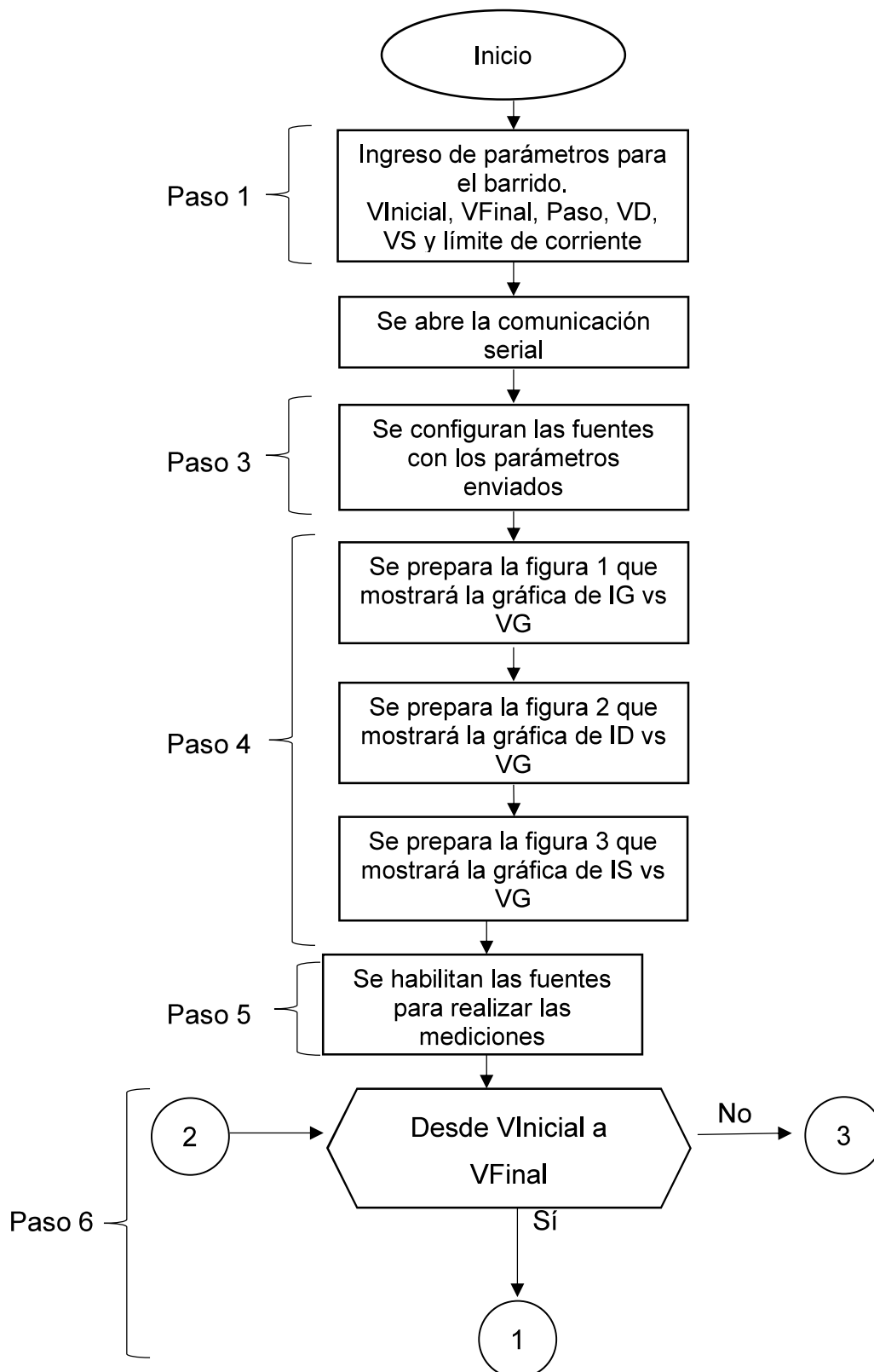
- F1: Será conectada a la compuerta;
- F2: será conectada al contacto de drenador y
- F3 será conectada al contacto de fuente.

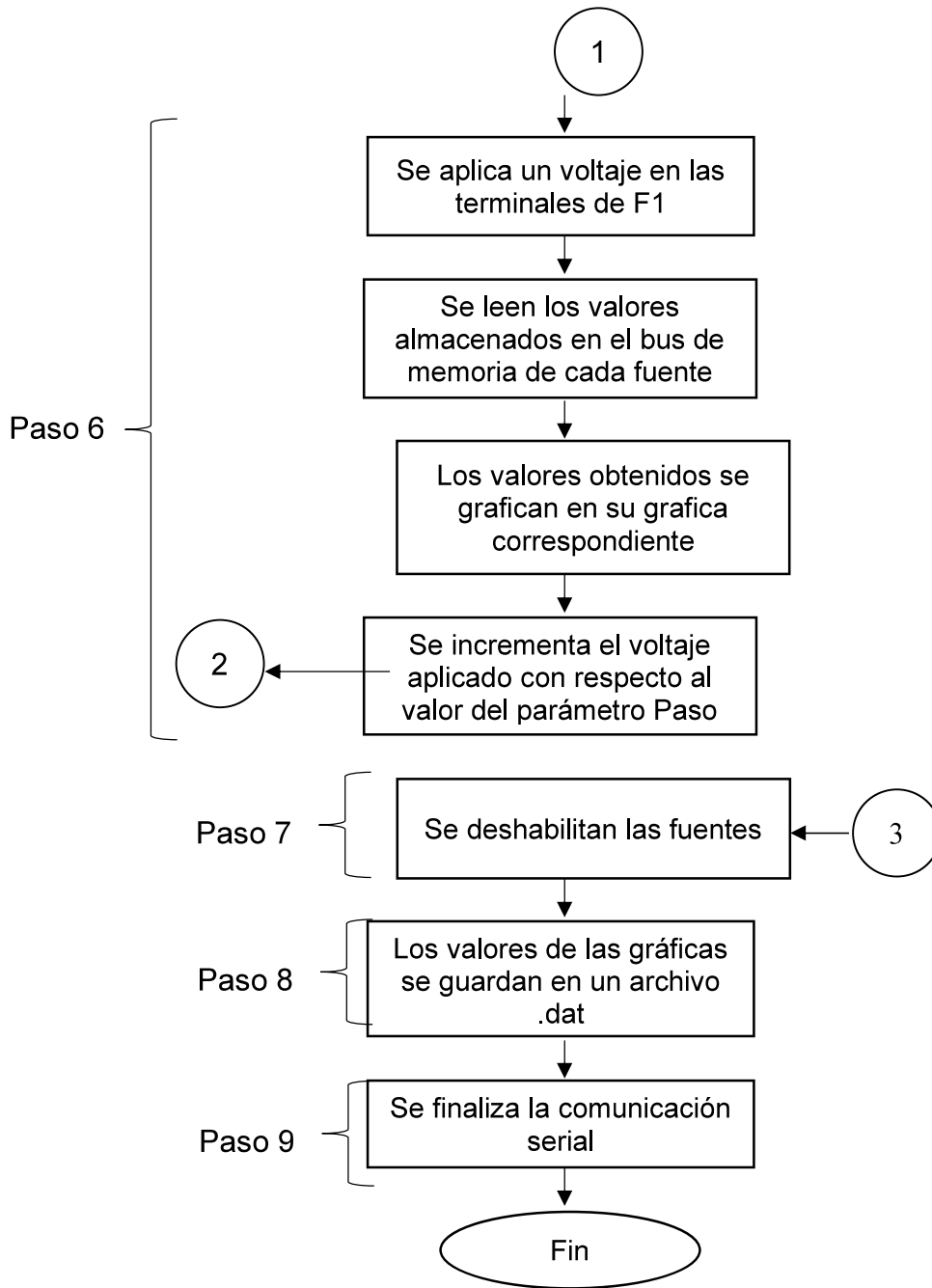
Proceso de medición de la curva de transferencia es el siguiente:

1. Mediante código se ingresan los siguientes parámetros: Para la fuente F1 (VG) se ingresa el $V_{Inicial}$, el V_{Final} y el paso para hacer un barrido de VGS. Adicionalmente se define el valor de la fuente F2 (VD) y el valor de la fuente F3 (VS). En esta etapa también se definen los límites de corriente para cada fuente (compliance). El código de programación correspondiente se muestra en la sección del código denominada *Paso 1* del Código del *programa de caracterización de la curva de transferencia de TFTs*.
2. Se abre la comunicación serial entre la computadora y la tarjeta GPIB, colocando esta última en modo de "escucha" (sección del código denominada *Paso 2* del Código del *programa de caracterización de la curva de transferencia de TFTs*).
3. Los parámetros de medición definidos en el paso 1 son enviados a cada una de las fuentes para su configuración. En el código se puede observar que cada fuente se identifica con una dirección GPIB. En este caso F1 tiene la dirección GPIB 15, F2 la 16 y F3 la 17. Posteriormente se hace un reset, se define el modo de operación, el modo de voltaje fijo, el rango de voltaje a utilizar, el tipo de medición a realizar, el límite de corriente, el rango de la medición y el voltaje que se aplicará. Este proceso se realiza para cada fuente.

4. En esta etapa el programa prepara las ventanas de las figuras que serán desplegadas al usuario. Las gráficas que se presentan son IG vs VG, ID vs VG y IS vs VG.
5. Se habilitan las tres fuentes para realizar las mediciones.
6. El barrido de voltaje a realizar se define en esta sección. Con los valores de $V_{inicial}$, V_{final} y el paso del barrido se calcula el número de pasos que se deberán de realizar durante la medición. Posteriormente se define un ciclo FOR el cual controla:
 - a. El proceso de polarización de todas las fuentes,
 - b. La medición de corriente de todas las fuentes
 - c. El proceso de lectura del bus de memoria de cada fuente
 - d. El almacenamiento de los datos
 - e. Graficación de las mediciones obtenidas de la lectura en las figuras definidas previamente.
7. Deshabilita las fuentes.
8. Guarda los datos de las mediciones realizadas en un archivo.
9. Finaliza la comunicación serial.

Diagrama de flujo 1: Programa de caracterización de las curvas de transferencia de TFTs





Código del programa de caracterización de la curva de transferencia de TFTs

```
1. %Código para mediciones de Corriente vs Voltaje con tres fuentes.
2. %F1: GPIB-15, F2: GPIB-16, F3: GPIB-17
3. %F1: Realiza un barrido de voltaje
4. %F2: Proporciona un Voltaje constante
5. %F3: Proporciona un Voltaje constante
6.
7. %DATOS DE SALIDA
8. %Salida
   [voltageF1,currentF1,voltageF2,currentF2,voltageF3,currentF3]
9. delete(instrfind);
10.     clc; clear all; close all;
11.     format short e;
12.
13.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
14.     %%%%%%%%% DATOS DE ENTRADA BARRIDO %%%%%%%%%
15.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
16.     VInicial= 0;           %Voltaje inicial de la fuente F1      Paso 1
17.     VFinal= 5;           %Voltaje final de la fuente F1
18.     Paso= 0.1;          %Tamaño de paso de la Fuente F1
19.     VD=5; %Voltaje de salida constante de la Fuente F2
20.     VS=0;  %Voltaje de salida constante de la Fuente F3
21.
22.     Cmpl_d= 4E-3; %Límite de corriente de drenaje
23.     Cmpl_g= 4E-3; %Límite de corriente de compuerta
24.     Cmpl_s= 4E-3; %Límite de corriente de fuente
25.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
26.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
27.
28.     s=serial('COM6'); fopen(s);
29.     fprintf(s, '++mode 1');
30.     fprintf(s, '++auto 0'); %instrument LISTEN      Paso 2
31.     fprintf(s, '++eos 3');
32.
33.     %F1:Configuración
34.     fprintf(s, '++addr 15');
35.     fprintf(s, '*RST'); pause(1);
36.     fprintf(s, ':SOUR:FUNC VOLT');
37.     fprintf(s, ':SOUR:VOLT:MODE FIXED');
38.     fprintf(s, ':SOUR:VOLT:RANGE 20');
39.     fprintf(s, ':SENS:FUNC "CURR"');
40.     fprintf(s, ':SENS:CURR:PROT %f\n',Cmpl_g);
41.     fprintf(s, ':SENS:CURR:RANG:AUTO ON');
42.     fprintf(s, ':SOUR:VOLT:LEV %f\n',VInicial);
43.
44.     %F2:Configuración
45.     fprintf(s, '++addr 16');
46.     fprintf(s, '*RST'); pause(1);
47.     fprintf(s, ':SOUR:FUNC VOLT');
48.     fprintf(s, ':SOUR:VOLT:MODE FIXED');
49.     fprintf(s, ':SOUR:VOLT:RANGE 20');
50.     fprintf(s, ':SENS:FUNC "CURR"');
51.     fprintf(s, ':SENS:CURR:PROT %f\n',Cmpl_d);
52.     fprintf(s, ':SENS:CURR:RANG:AUTO ON');
53.     fprintf(s, ':SOUR:VOLT:LEV %f\n',VD);
```

54.		
55.	%F3:Configuración	Paso 3
56.	fprintf(s, '++addr 17');	
57.	fprintf(s, '*RST'); pause(1);	
58.	fprintf(s, ':SOUR:FUNC VOLT');	
59.	fprintf(s, ':SOUR:VOLT:MODE FIXED');	
60.	fprintf(s, ':SOUR:VOLT:RANGE 20');	
61.	fprintf(s, ':SENS:FUNC "CURR"');	
62.	fprintf(s, ':SENS:CURR:PROT %f\n', Cmpl_s);	
63.	fprintf(s, ':SENS:CURR:RANG:AUTO ON');	
64.	fprintf(s, ':SOUR:VOLT:LEV %f\n', VS);	
65.		
66.	%Preparación de la figura 1	Paso 4
67.	f1=figure('Name','Datos');	
68.	a1=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y';	
69.	l1=line(nan,nan,'Color','r','LineWidth',2);	
70.	xlabel('V(F1)'); ylabel('I (F1)');	
71.	title('IG vs VG');	
72.	grid on; hold on;	
73.		
74.	%Preparación de la figura 2	
75.	f2=figure('Name','Datos');	
76.	a2=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y';	
77.	l2=line(nan,nan,'Color','r','LineWidth',2);	
78.	xlabel('V(F1)'); ylabel('I (F2)');	
79.	title('ID vs VG');	
80.	grid on; hold on;	
81.		
82.	%Preparación de la figura 3	
83.	f3=figure('Name','Datos');	
84.	a3=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y';	
85.	l3=line(nan,nan,'Color','r','LineWidth',2);	
86.	xlabel('V(F1)'); ylabel('I (F3)');	
87.	title('IS vs VG');	
88.	grid on; hold on;	
89.		
90.	fprintf(s, '++addr 15');	Paso 5
91.	fprintf(s, ':OUTP ON');	
92.	fprintf(s, '++addr 16');	
93.	fprintf(s, ':OUTP ON');	
94.	fprintf(s, '++addr 17');	
95.	fprintf(s, ':OUTP ON');	
96.		
97.	NoPasosTotal=((VFinal-VInicial)/Paso)+1;	Paso 6
98.		
99.	for k=0:(NoPasosTotal-1)	
100.	Vgs_paso=k*((VFinal-VInicial)/(NoPasosTotal-1))+VInicial;	
101.	fprintf(s, '++addr 15');	
102.	fprintf(s, ':SOUR:VOLT:LEV %f\n',Vgs_paso);	
103.	pause(0.25);	
104.		
105.	%Lee los resultados	
106.	fprintf(s, ':READ?');	
107.	fprintf(s, '++auto 1'); %instrument TALK	
108.	respuestaVgs=fscanf(s);	
109.	fprintf(s, '++auto 0');	

```

110.     fprintf(s, '++addr 16');
111.     fprintf(s, ':READ?');
112.     fprintf(s, '++auto 1'); %instrument TALK
113.     respuestaVds=fscanf(s);
114.     fprintf(s, '++auto 0');
115.     fprintf(s, '++addr 17');
116.     fprintf(s, ':READ?');
117.     fprintf(s, '++auto 1'); %instrument TALK
118.     respuestaVss=fscanf(s);
119.     fprintf(s, '++auto 0');
120.
121.     k=k+1;
122.
123.     %Guarda los resultados en una variable
124.     voltageF1(k,1)=str2num(respuestaVgs(1:13)); %voltaje(1:13
), corriente(14:27), resistencia(28:41)
125.     currentF1(k,1)=str2num(respuestaVgs(14:27));
126.     voltageF2(k,1)=str2num(respuestaVds(1:13));
127.     currentF2(k,1)=str2num(respuestaVds(14:27));
128.     voltageF3(k,1)=str2num(respuestaVss(1:13));
129.     currentF3(k,1)=str2num(respuestaVss(14:27));
130.
131.     %Grafica las mediciones
132.     set(l1,'YData',currentF1(1:k),'Xdata',voltageF1(1:k));
133.     drawnow;
134.     %Grafica las mediciones
135.     set(l2,'YData',currentF2(1:k),'Xdata',voltageF1(1:k));
136.     drawnow;
137.     %Grafica las mediciones
138.     set(l3,'YData',currentF3(1:k),'Xdata',voltageF1(1:k));
139.     drawnow;
140.     end
141.
142.     fprintf(s, '++addr 15');
143.     fprintf(s, 'OUTP OFF');
144.     fprintf(s, '++addr 16');
145.     fprintf(s, 'OUTP OFF');
146.     fprintf(s, '++addr 17');
147.     fprintf(s, 'OUTP OFF');
148.
149.
150.     datos=[voltageF1,currentF1,voltageF2,currentF2,voltageF3,curr
entF3];
151.     save(input('Nombre del archivo (.dat): ','s'),'datos','-
ascii');
152.
153.     fclose(s);
154.     delete(s);
155.     clear s;
156.     delete(instrfind)

```

Paso 6

Paso 7

Paso 8

Paso 9

A continuación, se describirá el proceso de medición de las curvas de salida, haciendo referencia al diagrama de flujo 2: Programa de caracterización de las curvas de salida de TFTs y al código del programa de caracterización de las curvas de salida de TFTs que se presenta a continuación.

Para realizar la medición de las curvas de salida es necesario utilizar 3 fuentes, las cuales se conectarán de la misma manera que fueron utilizadas en la configuración previa.

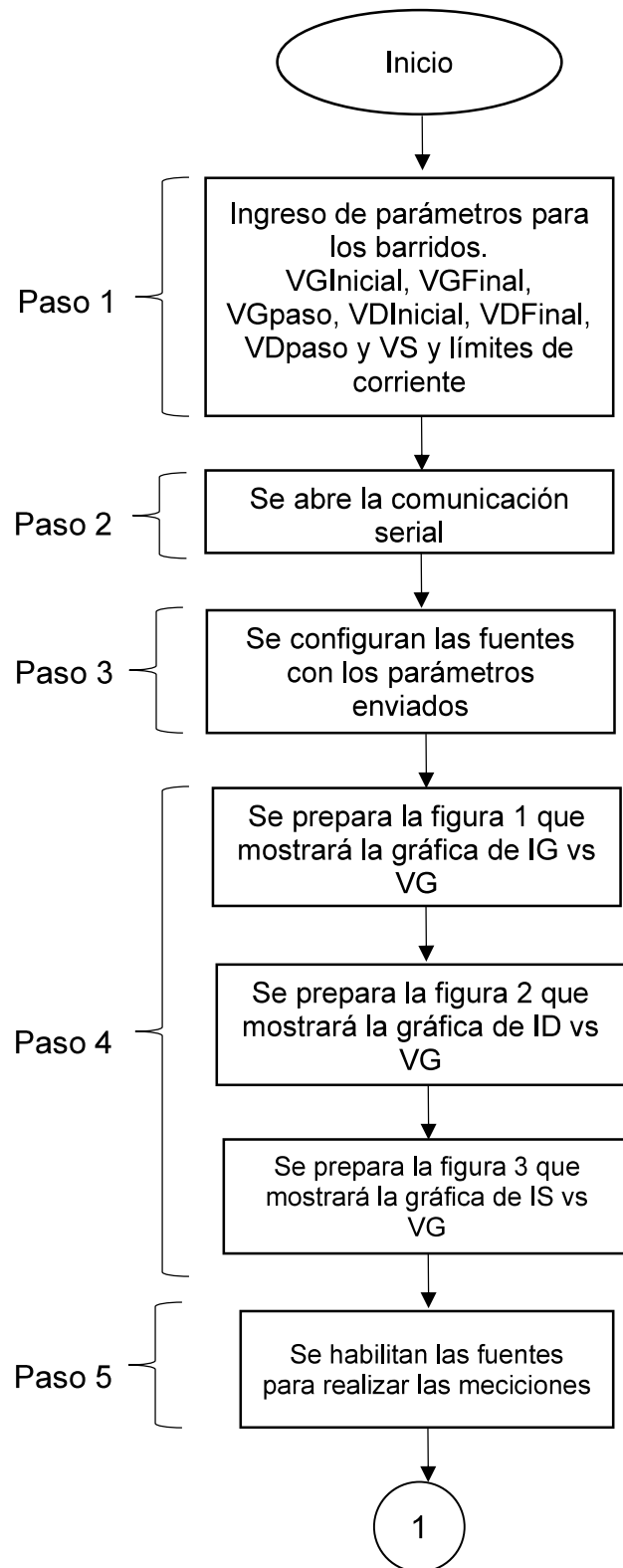
F1: Será conectada al contacto de compuerta; F2: será conectada al contacto de drenador y F3: será conectada al contacto de fuente.

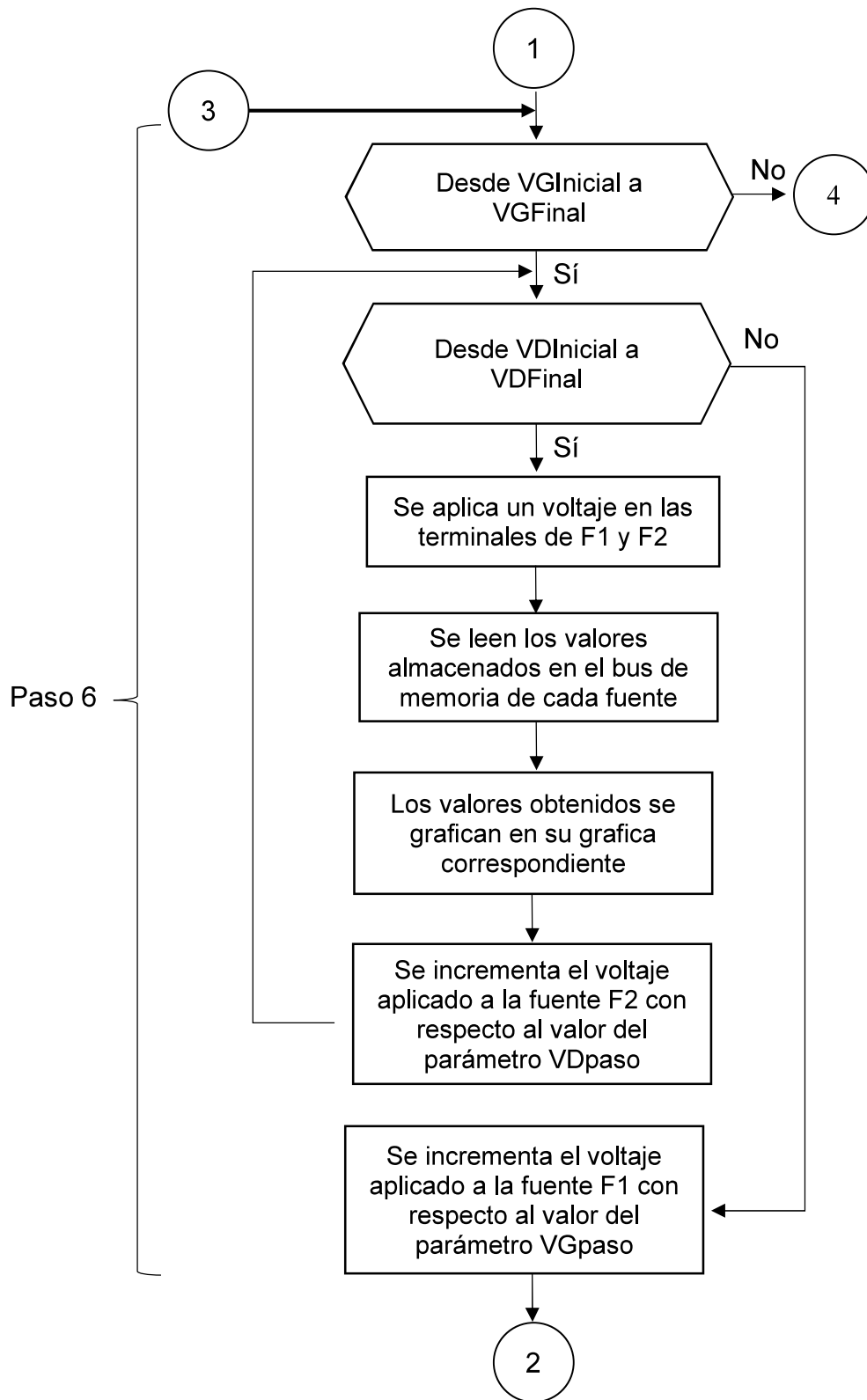
El proceso de medición se realiza de la siguiente manera:

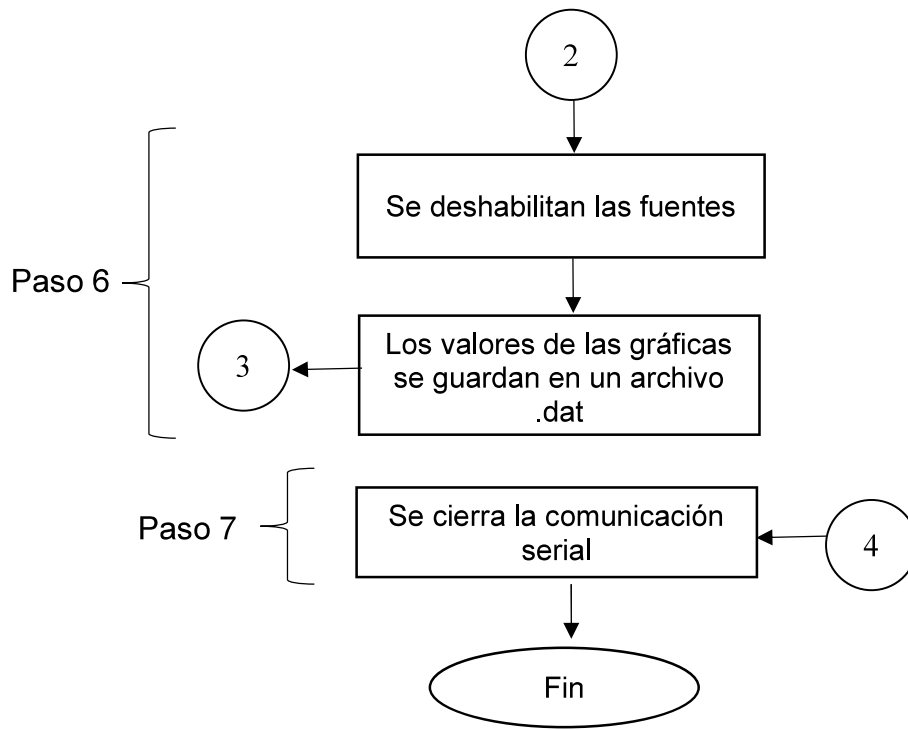
1. Mediante código se ingresan los siguientes parámetros: Para la fuente F1 (VG) se ingresa el $V_{Inicial}$, el V_{Final} y el VG_{paso} para hacer un barrido de VGS. Para la fuente F2 (VD) se ingresa el $VD_{Inicial}$, el VD_{Final} y el VD_{paso} para realizar un arrido de VDS. Por último, se ingresa un valor para la fuente F3 (VS) así como los límites de corriente para cada fuente (compliance).
2. Se abre la comunicación serial entre la computadora y la tarjeta GPIB, colocando esta última en modo “escucha”.
3. Los parámetros de medición definidos en el paso 1 son enviados a cada una de las fuentes para su configuración (sección denominada *Paso 3* del código del *programa de caracterización de las curvas de salida*). En el código se puede observar que cada fuente se identifica con una dirección GPIB. En este caso F1 tiene la dirección GPIB 15, F2 la 16 y F3 la 17. Posteriormente se hace un reset, se define el modo de operación, el modo de voltaje fijo, el rango de voltaje a utilizar, el tipo de medición a realizar, el límite de corriente, el rango de la medición y el voltaje que se aplicará. Este proceso se realiza para cada fuente.
4. En esta etapa el programa prepara las ventanas de las figuras que serán desplegadas al usuario. Las gráficas que se presentan son IG vs VG, ID vs VG y IS vs VG.
5. Se habilitan las tres fuentes para realizar las mediciones.

6. Mediante el uso de dos ciclos FOR anidados se realizan dos barridos, el primero entre los contactos de compuerta y fuente (GS) y el segundo en los contactos de drenador y fuente (DS). El proceso dentro de los ciclos es el siguiente:
 - a. Se aplica un voltaje en las terminales de F1 y F2.
 - b. La medición de corriente de todas las fuentes.
 - c. El proceso de lectura del bus de memoria de cada fuente
 - d. El almacenamiento de los datos
 - e. Graficación de las mediciones obtenidas de la lectura de las figuras definidas previamente.
 - f. Se incrementa el valor del voltaje aplicado a las terminales de la fuente F2.
 - g. Se verifica que el valor aplicado en la fuente F2 sea menor a $VDFinal$, en caso contrario se deshabilitan las fuentes y se guardan las mediciones en un archivo.
 - h. Se repiten los pasos anteriores hasta que la fuente F1 alcance el valor de $VGFinal$.
7. Finaliza la comunicación serial.

Diagrama de flujo 2: Programa de caracterización de las curvas de salida de TFTs







Código del programa de caracterización de las curvas de salida de TFTs

```

1. %Código para obtener las curvas de salida de un transistor
   utilizando 3 fuentes
2. %F1:GPIB-15, F2:GPIB-16, F3:GPIB-17
3. %F1: Realiza un barrido de voltaje
4. %F2: Proporciona un Voltaje constante
5. %F3: Proporciona un Voltaje constante
6.
7. %%%DATOS DE SALIDA
8. %%%Salida
   [voltageF1,currentF1,voltageF2,currentF2,voltageF3,currentF3]
9. delete(instrfind);
10.      clc; clear all; close all;
11.      format short e;
12.
13.      %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
   %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
14.      %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%% DATOS DE ENTRADA
   BARRIDO %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
15.      %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
   %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
16.      VGInicial= 0;      %Voltaje inicial de la fuente F1
17.      VGFinal= 5;      %Voltaje final de la fuente F1
18.      GPaso= 1;      %Tamaño de paso de la Fuente F1
19.
20.      VDInicial= 0;      %Voltaje de drenaje inicial Fuente F2
21.      VDFinal= 5;      %Voltaje de drenaje final Fuente F2
22.      DPaso= 0.1;      %Tamaño de paso de VDS
23.
24.      VS=0;      %Voltaje de salida constante de la Fuente F3
25.
26.      Cmpl_d= 4E-3; %Límite de corriente de drenaje
27.      Cmpl_g= 4E-3; %Límite de corriente de compuerta
28.      Cmpl_s= 4E-3; %Límite de corriente de fuente
29.      %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
   %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
30.      %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
   %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
31.
32.      s=serial('COM6'); fopen(s);
33.      fprintf(s, '++mode 1');
34.      fprintf(s, '++auto 0'); %instrument LISTEN
35.      fprintf(s, '++eos 3');
36.
37.      %F1:Configuración
38.      fprintf(s, '++addr 15');
39.      fprintf(s, '*RST'); pause(1);
40.      fprintf(s, ':SOUR:FUNC VOLT');
41.      fprintf(s, ':SOUR:VOLT:MODE FIXED');
42.      fprintf(s, ':SOUR:VOLT:RANGE 20');
43.      fprintf(s, ':SENS:FUNC "CURR"');
44.      fprintf(s, ':SENS:CURR:PROT %f\n',Cmpl_g);
45.      fprintf(s, ':SENS:CURR:RANG:AUTO ON');
46.      fprintf(s, ':SOUR:VOLT:LEV %f\n',VGInicial);
47.

```

Paso 1

Paso 2

Paso 3

<pre> 48. %F2:Configuración 49. fprintf(s, '++addr 16'); 50. fprintf(s, '*RST'); pause(1); 51. fprintf(s, ':SOUR:FUNC VOLT'); 52. fprintf(s, ':SOUR:VOLT:MODE FIXED'); 53. fprintf(s, ':SOUR:VOLT:RANGE 20'); 54. fprintf(s, ':SENS:FUNC "CURR"'); 55. fprintf(s, ':SENS:CURR:PROT %f\n', Cmpl_d); 56. fprintf(s, ':SENS:CURR:RANG:AUTO ON'); 57. fprintf(s, ':SOUR:VOLT:LEV %f\n', VDIInicial); 58. 59. %F3:Configuración 60. fprintf(s, '++addr 17'); 61. fprintf(s, '*RST'); pause(1); 62. fprintf(s, ':SOUR:FUNC VOLT'); 63. fprintf(s, ':SOUR:VOLT:MODE FIXED'); 64. fprintf(s, ':SOUR:VOLT:RANGE 20'); 65. fprintf(s, ':SENS:FUNC "CURR"'); 66. fprintf(s, ':SENS:CURR:PROT %f\n', Cmpl_s); 67. fprintf(s, ':SENS:CURR:RANG:AUTO ON'); 68. fprintf(s, ':SOUR:VOLT:LEV %f\n', VS); </pre>	Paso 3
<pre> 69. 70. %Preparación de la figura 1 71. f1=figure('Name','Datos'); 72. a1=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y'; 73. l1=line(nan,nan,'Color','r','LineWidth',2); 74. xlabel('V(F1)'); ylabel('I (F1)'); 75. title('IG vs VG'); 76. grid on; hold on; 77. 78. %Preparación de la figura 2 79. f2=figure('Name','Datos'); 80. a2=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y'; 81. l2=line(nan,nan,'Color','r','LineWidth',2); 82. xlabel('V(F1)'); ylabel('I (F2)'); 83. title('ID vs VG'); 84. grid on; hold on; 85. 86. %Preparación de la figura 3 87. f3=figure('Name','Datos'); 88. a3=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y'; 89. l3=line(nan,nan,'Color','r','LineWidth',2); 90. xlabel('V(F1)'); ylabel('I (F3)'); 91. title('IS vs VG'); 92. grid on; hold on; 93. </pre>	Paso 4
<pre> 94. fprintf(s, '++addr 15'); 95. fprintf(s, ':OUTP ON'); 96. fprintf(s, '++addr 16'); 97. fprintf(s, ':OUTP ON'); 98. fprintf(s, '++addr 17'); 99. fprintf(s, ':OUTP ON'); </pre>	Paso 5
<pre> 100. 101. NoPasosTotal_VGS=((VGFfinal-VGInicial)/GPaso)+1; 102. NoPasosTotal_VDS=((VDFfinal-VDIInicial)/DPaso)+1; 103. 104. for k2=0:(NoPasosTotal_VGS-1) </pre>	Paso 6

```

105.         Vgs_paso=k2*((VGFinal-VGInicial)/(NoPasosTotal_VGS-
106.         1))+VGInicial;
107.         fprintf(s, '++addr 15');
108.         fprintf(s, ':SOUR:VOLT:LEV %f\n',Vgs_paso);
109.
110.         for k1=0:(NoPasosTotal_VDS-1)
111.             Vds_paso=k1*((VDFinal-
112.             VDIInicial)/(NoPasosTotal_VDS-1))+VDIInicial;
113.             fprintf(s, '++addr 16');
114.             fprintf(s, ':SOUR:VOLT:LEV %f\n',Vds_paso);
115.             pause(0.25);
116.
117.             %Lee los resultados
118.             fprintf(s, ':READ?');
119.             fprintf(s, '++auto 1'); %instrument TALK
120.             respuestaVgs=fscanf(s);
121.             fprintf(s, '++auto 0');
122.
123.             fprintf(s, '++addr 16');
124.             fprintf(s, ':READ?');
125.             fprintf(s, '++auto 1'); %instrument TALK
126.             respuestaVds=fscanf(s);
127.             fprintf(s, '++auto 0');
128.
129.             fprintf(s, '++addr 17');
130.             fprintf(s, ':READ?');
131.             fprintf(s, '++auto 1'); %instrument TALK
132.             respuestaVss=fscanf(s);
133.             fprintf(s, '++auto 0');
134.
135.             k1=k1+1;
136.
137.             %Guarda los resultados en una variable
138.             voltageF1(k1,1)=str2num(respuestaVgs(1:13)); %vol
139.             taje(1:13), corriente(14:27), resistencia(28:41)
140.             currentF1(k1,1)=str2num(respuestaVgs(14:27));
141.             voltageF2(k1,1)=str2num(respuestaVds(1:13));
142.             currentF2(k1,1)=str2num(respuestaVds(14:27));
143.             voltageF3(k1,1)=str2num(respuestaVss(1:13));
144.             currentF3(k1,1)=str2num(respuestaVss(14:27));
145.
146.             %Grafica las mediciones
147.             set(l1,'YData',currentF1(1:k1),'Xdata',voltageF1
148.             (1:k1));
149.             drawnow;
150.             %Grafica las mediciones
151.             set(l2,'YData',currentF2(1:k1),'Xdata',voltageF1
152.             (1:k1));
153.             drawnow;
154.             %Grafica las mediciones
155.             set(l3,'YData',currentF3(1:k1),'Xdata',voltageF1
156.             (1:k1));
157.             drawnow;
158.         end
159.         fprintf(s, '++addr 15');
160.         fprintf(s, 'OUTP OFF');

```

Paso 6

<pre> 156. fprintf(s, '++addr 16'); 157. fprintf(s, 'OUTP OFF'); 158. fprintf(s, '++addr 17'); 159. fprintf(s, 'OUTP OFF'); 160. k2=k2+1; 161. datos=[voltageF1,currentF1,voltageF2,currentF2,vo ltageF3,currentF3]; 162. save(input('Nombre del archivo (.dat): ','s'),'datos','-ascii'); 163. end </pre>	Paso 6
<pre> 164. fclose(s); 165. delete(s); 166. clear s; 167. delete(instrfind); </pre>	Paso 7

Como resultado de la utilización de los programas descritos en esta sección, en las figuras de la 11 a la 19 se presentan las curvas de transferencia lineal, transferencia en saturación y de salida medidas para cada uno de los TFTs descritos en la Tabla 1.

Transistor 1, $W = 40\mu\text{m}$ $L = 10\mu\text{m}$

Corriente I_D en región lineal

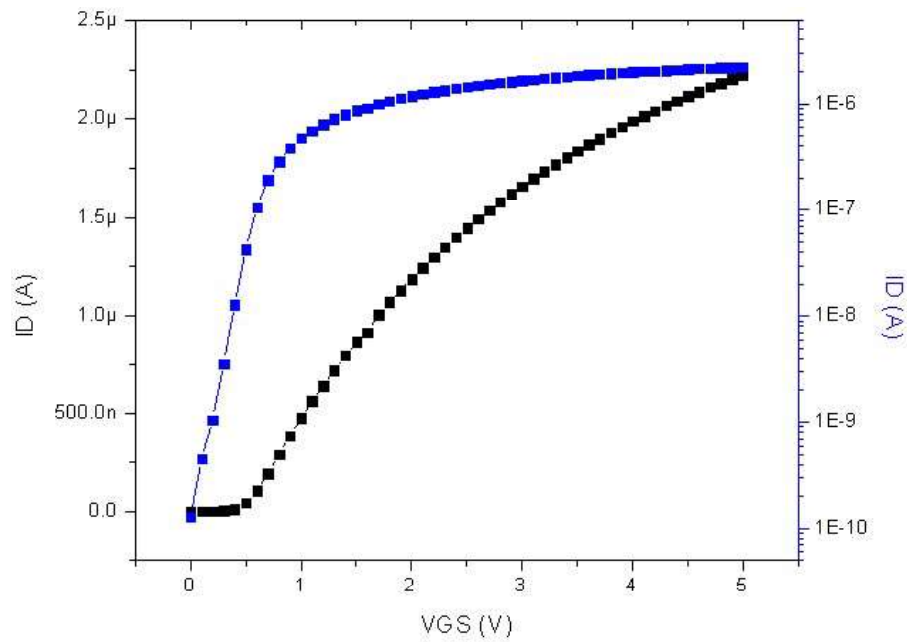


Figura 11. Curva $I_D V_{GS}$ en región lineal en escala lineal y logarítmica

Corriente I_D en región de saturación

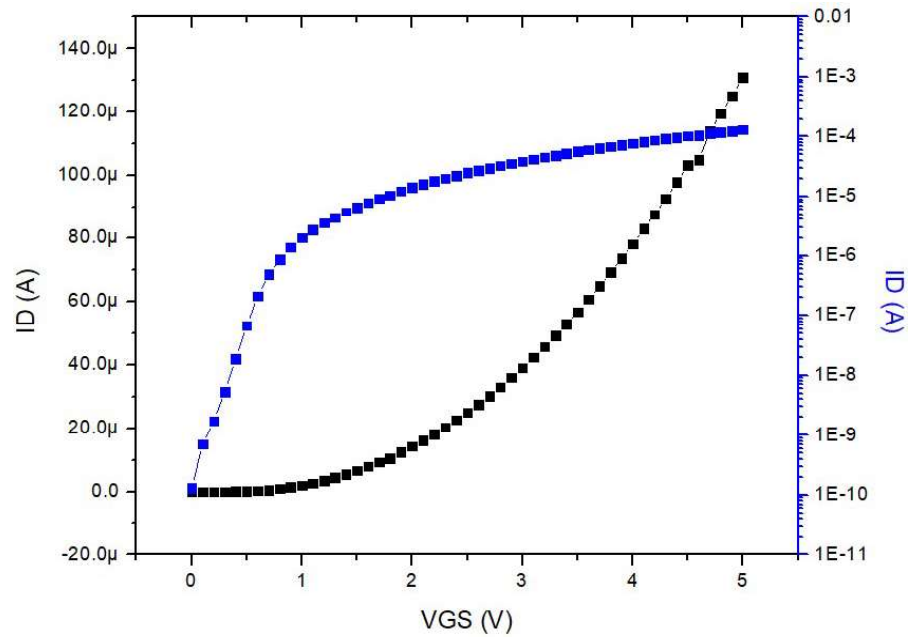


Figura 12. Curva $I_D V_{GS}$ en región de saturación en escala lineal y logarítmica

Curvas de salida

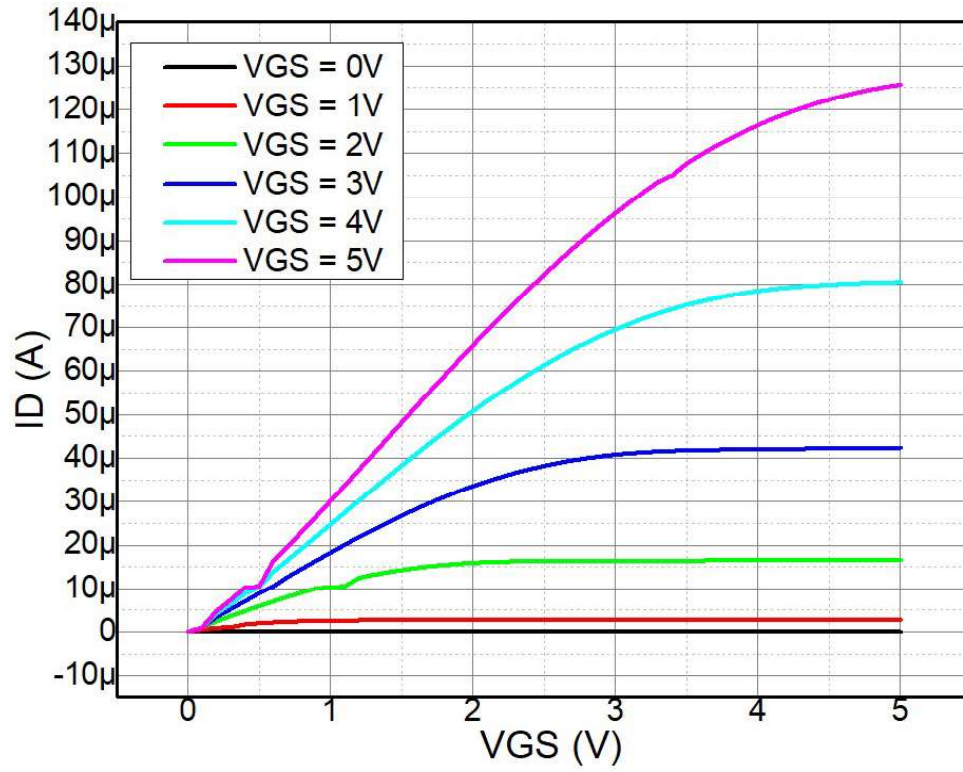


Figura 13. Familia de curvas TFT 4010

Transistor 2, $W = 40\mu\text{m}$ $L = 20\mu\text{m}$

Corriente I_D en región lineal

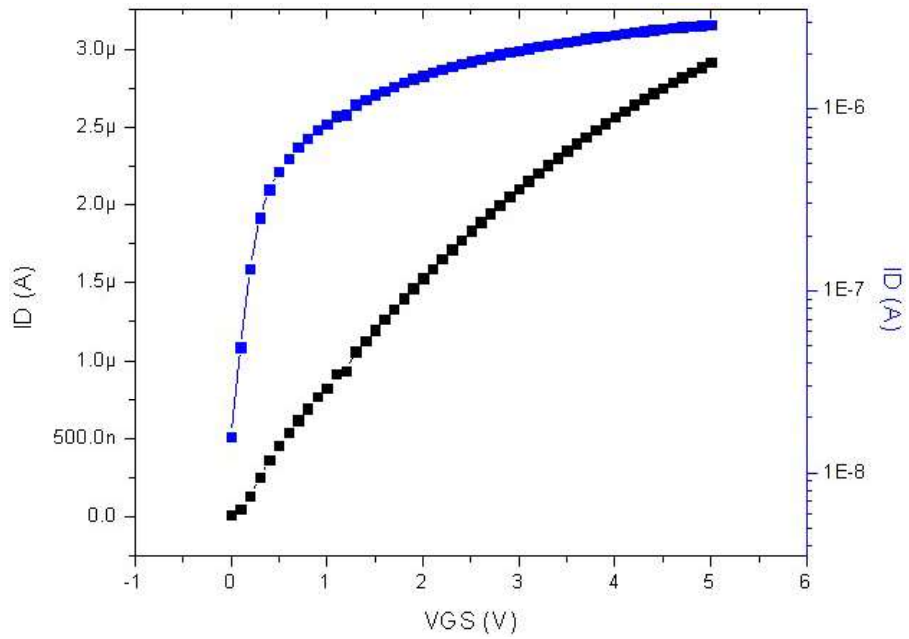


Figura 14. Curva $I_D V_{GS}$ en región lineal en escala lineal y logarítmica

Curva de transferencia en región de saturación

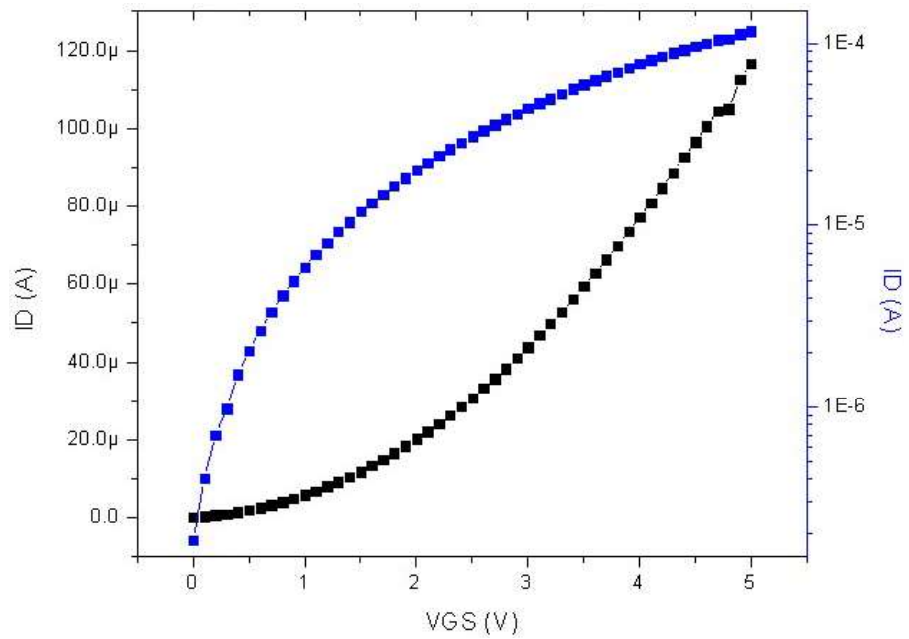


Figura 15. Curva $I_D V_{GS}$ en región de saturación en escala lineal y logarítmica

Curvas de salida

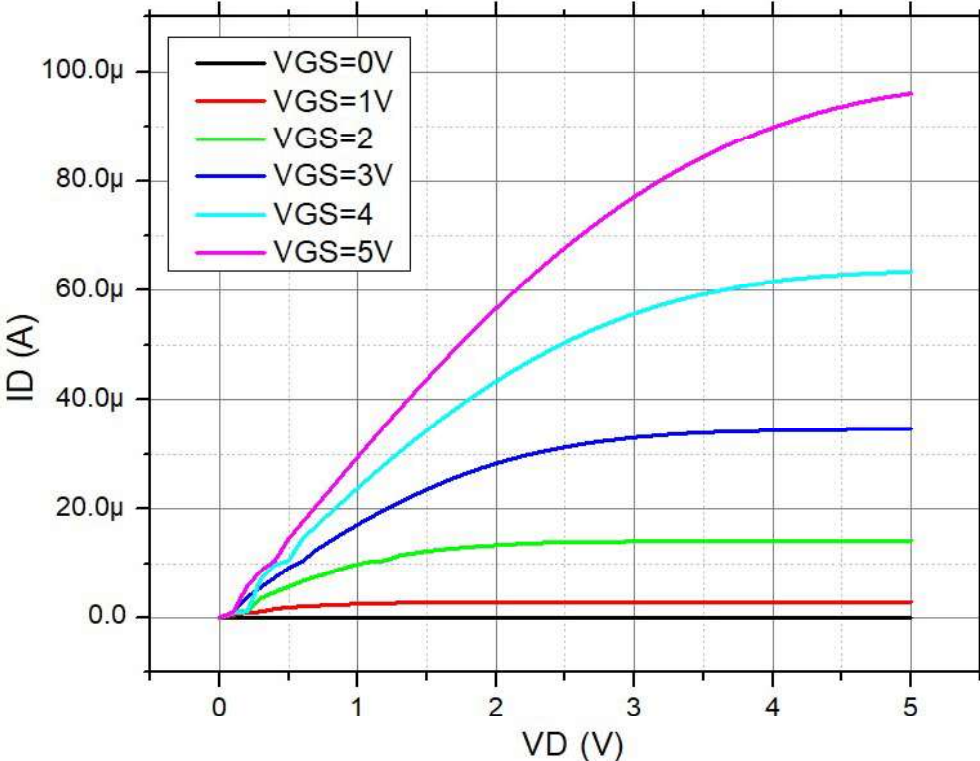


Figura 16. Familia de curvas TFT 4020

Transistor 3, $W = 40\mu\text{m}$ $L = 40\mu\text{m}$

Corriente I_D en región lineal

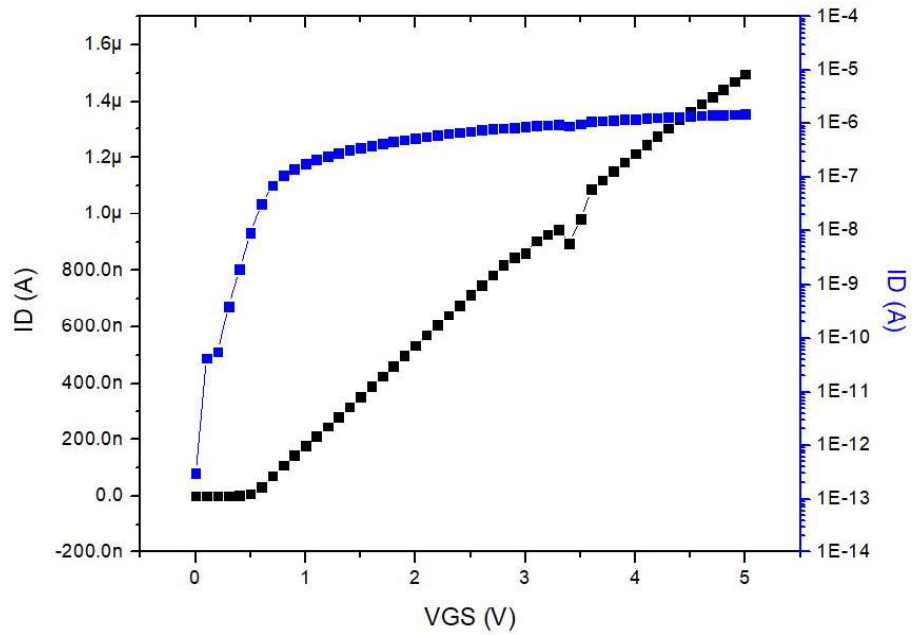


Figura 17. Curva $I_D V_{GS}$ en región lineal en escala lineal y logarítmica

Corriente I_D en región saturación

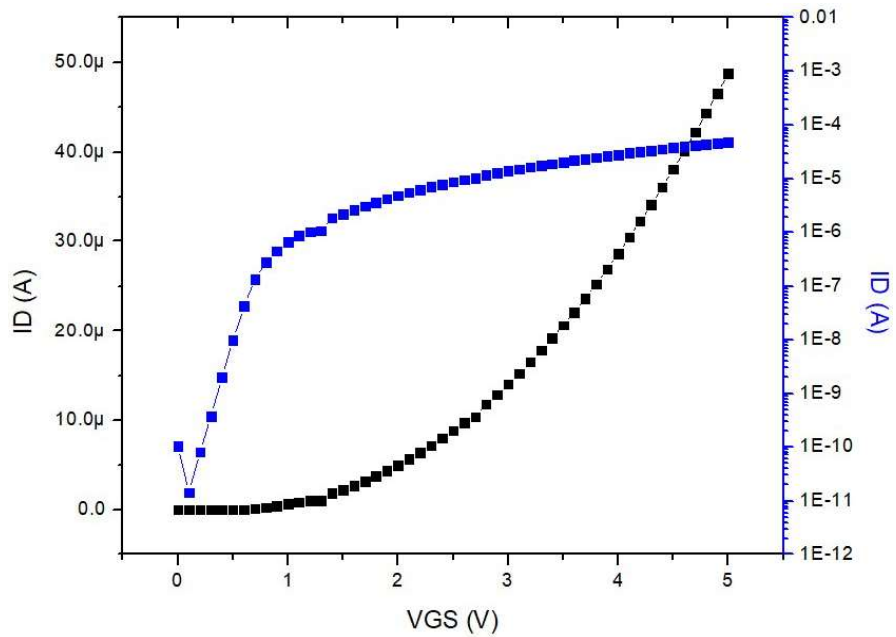


Figura 18. Curva $I_D V_{GS}$ en región de saturación en escala lineal y logarítmica

Curvas de salida:

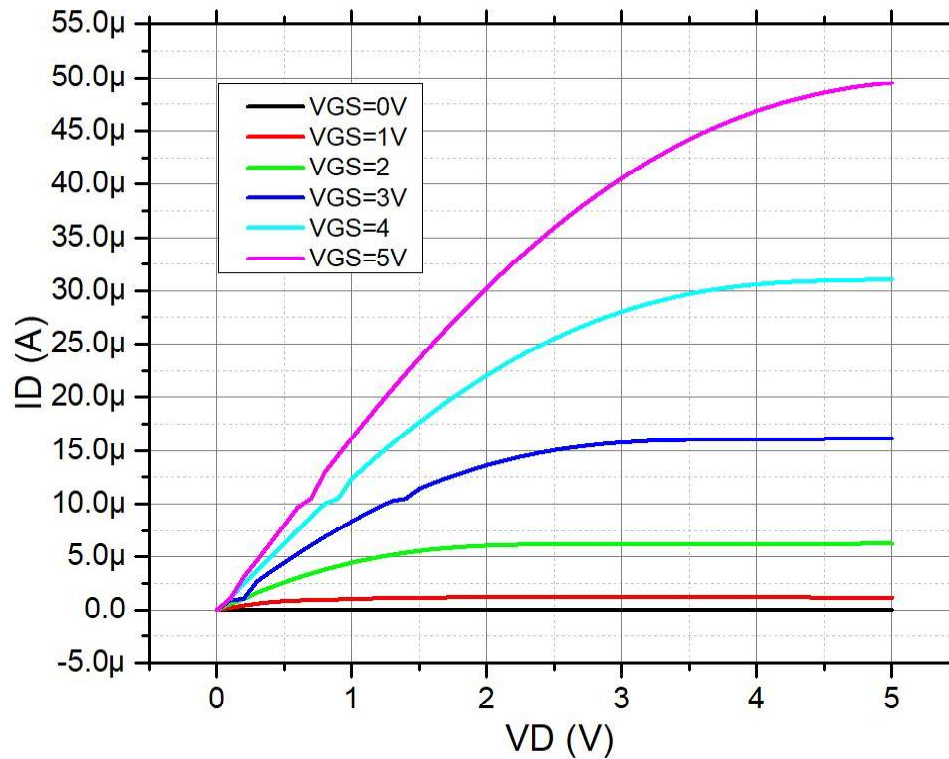


Figura 19. Familia de curvas TFT 4040

En la Fig. 20 se presenta el comportamiento del voltaje de umbral en función del largo del canal. En esta curva se observa que el voltaje de umbral cambia décimas de volts y que el comportamiento del voltaje de umbral no tiene una relación lineal respecto al cambio del largo del canal. Esta situación es de esperarse debido a que el voltaje de umbral está definido por el espesor del dieléctrico de compuerta y no por las características del canal.

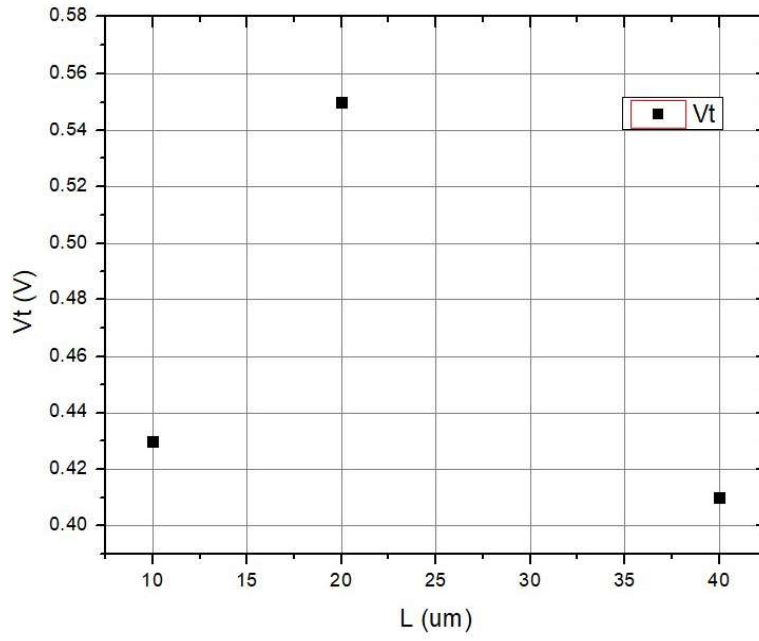


Figura 20. Voltaje de umbral vs longitud de canal para TFTs de IGZO.

4.2 Estrés en TFTs, análisis desde el punto de vista del dispositivo

4.2.1 Objetivo

Analizar el comportamiento de los TFTs sometidos a estrés eléctrico

4.2.2 Descripción del experimento

El efecto del estrés eléctrico sobre los TFTs se puede observar realizando varias mediciones de la curva de transferencia del transistor de manera consecutiva. Para ello fue necesario desarrollar un programa para controlar las funciones de polarización y medición de tres fuentes Keithley 2400 a través de su interfaz GPIB.

El proceso que sigue el programa para realizar la medición será explicado a continuación. Se hará referencia al diagrama de flujo 3: Programa de caracterización de TFTs en estrés y a la sección del código del programa correspondiente.

Las fuentes se identificarán de la siguiente manera:

- F1: Será conectada a la compuerta del TFT.
- F2: Será conectada a la terminal de drenador.
- F3: Será conectada a la terminal de fuente.

Los pasos a seguir son los siguientes:

1. Mediante código se ingresan los siguientes parámetros: Para la fuente F1 se ingresa $V_{Inicial}$, V_{Final} y el paso para realizar un barrido de VGS. Adicionalmente se define el valor de la fuente F2 (VD) y el valor de la fuente F3 (VS). En esta etapa también se define el número de mediciones y los límites de corriente para cada fuente (compliance). El código correspondiente se muestra en la sección Paso 1 del código del programa de caracterización de TFTs en estrés.
2. Se abre la comunicación serial entre la computadora y la tarjeta GPIB, colocando esta última en modo de "escucha" (Paso 2 del código del programa de caracterización de TFTs en estrés).
3. Los parámetros de medición definidos en el paso 1 son enviados a cada una de las fuentes para su configuración. En el código se puede observar que

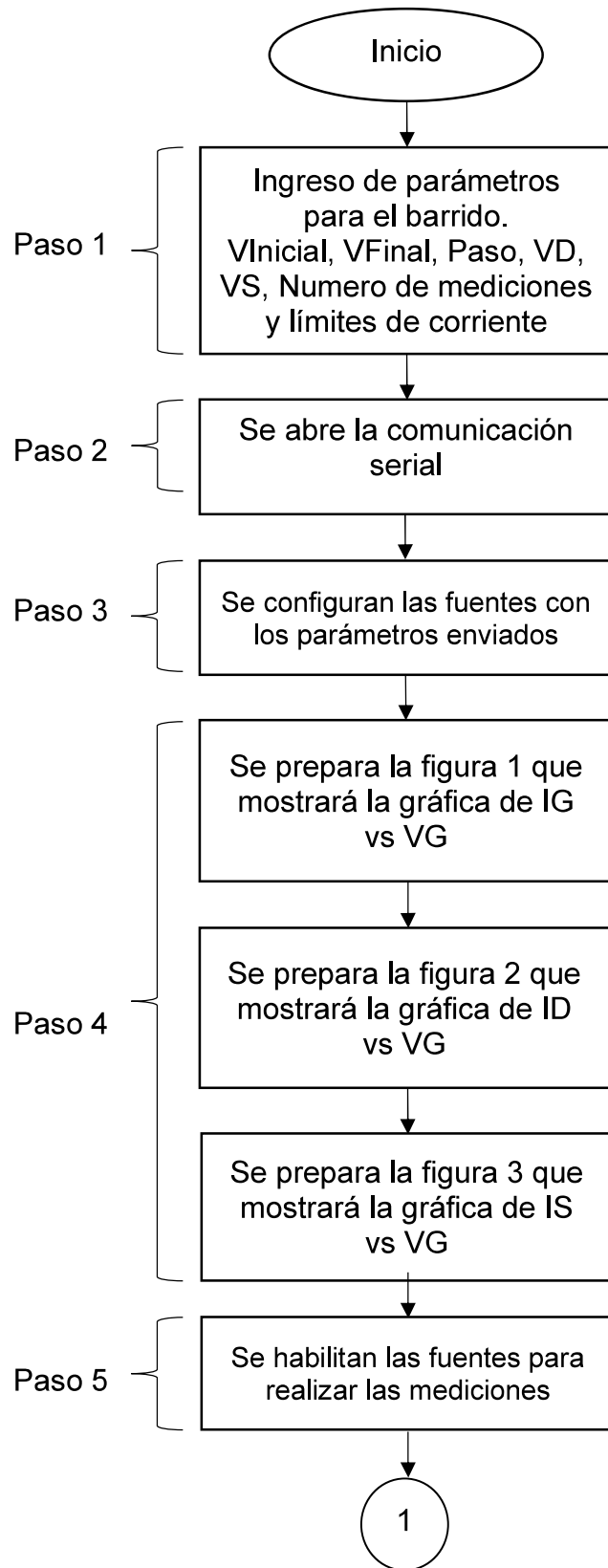
cada fuente se identifica con una dirección GPIB. En este caso F1 tiene la dirección GPIB 15, F2 la 16 y F3 la 17. Posteriormente se hace un reset, se define el modo de operación, el modo de voltaje fijo, el rango de voltaje a utilizar, el tipo de medición a realizar, el límite de corriente, el rango de la medición y el voltaje que se aplicará. Este proceso se realiza para cada fuente.

4. En esta etapa el programa prepara las ventanas de las figuras que serán desplegadas al usuario. Las gráficas que se presentan son IG vs VG, ID vs VG y IS vs VG.
5. Se habilitan las tres fuentes para realizar las mediciones.
6. El barrido de voltaje a realizar se define en esta sección. Con los valores de $V_{inicial}$, V_{final} y el paso del barrido se calcula el número de pasos que se deberán realizar durante la medición. Posteriormente se definen 2 ciclos FOR anidados. El ciclo FOR externo realiza una repetición del ciclo FOR interno según el número de mediciones definido por el usuario. El proceso que controla el ciclo FOR interno es el siguiente:
 - a. El proceso de polarización de las fuentes F1 y F2
 - b. La medición de voltaje de la fuente F3
 - c. El proceso de lectura del bus de memoria de cada fuente
 - d. El almacenamiento de los datos
 - e. Graficación de las mediciones obtenidas de la lectura en la figura definida previamente.

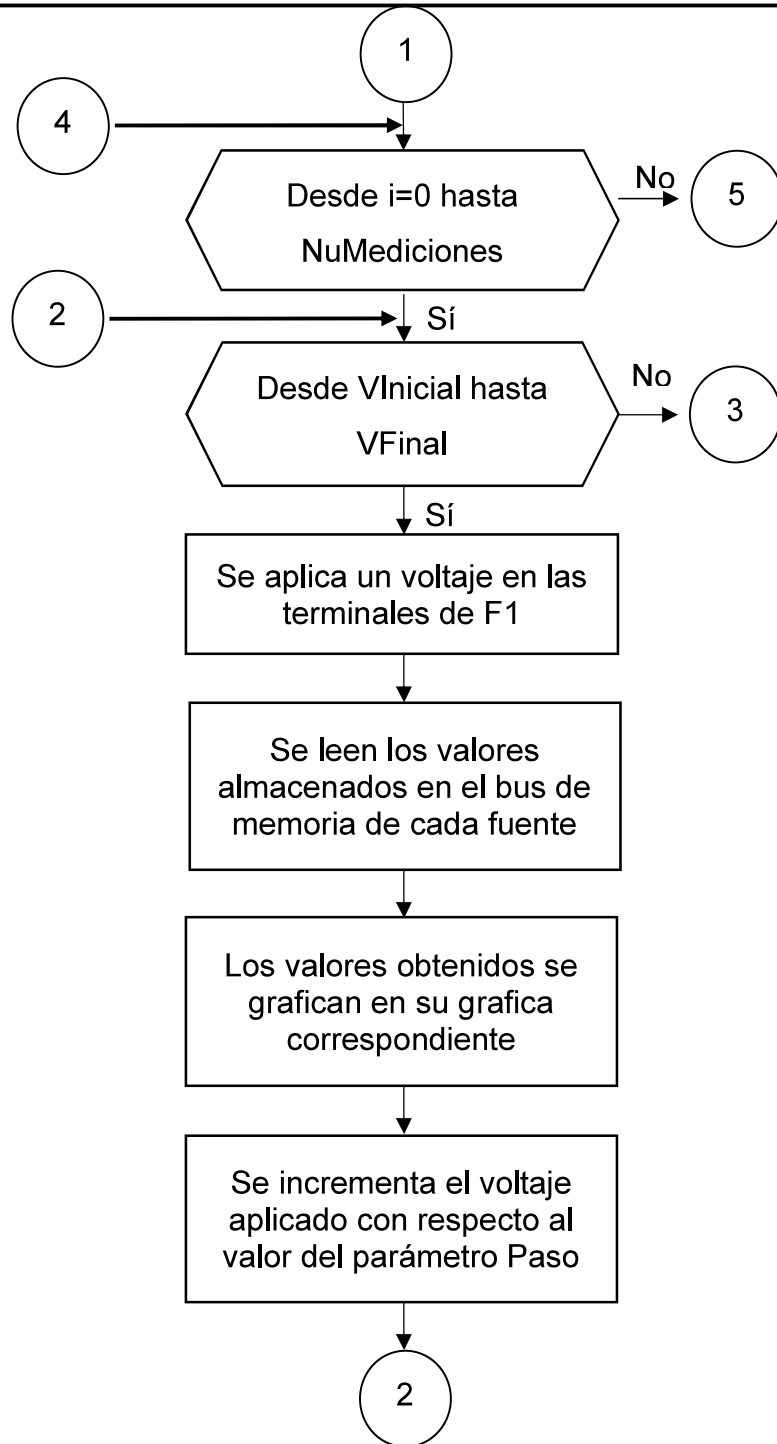
Una vez terminado el proceso del ciclo FOR interno, se deshabilitan las fuentes, se guardan los valores de la medición realizada en un archivo y se continua con las mediciones hasta cumplir el número de mediciones establecido.

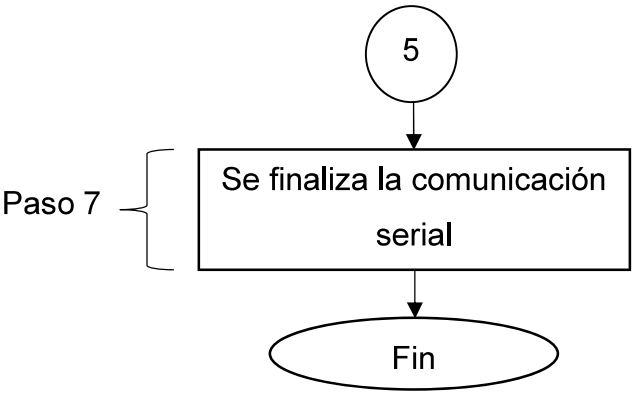
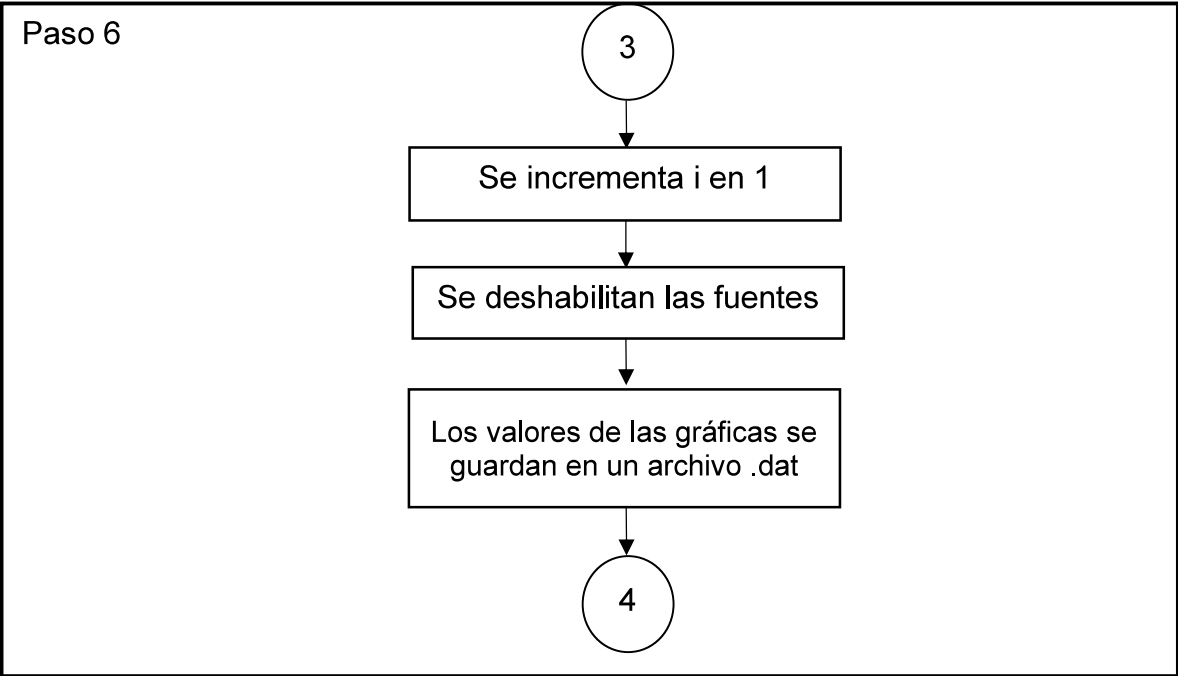
7. Finaliza la comunicación serial

Diagrama de flujo 3: Programa de caracterización de TFTs en estrés



Paso 6





Código del programa de caracterización de TFTs en estrés

```
1. %Código para realizar mediciones consecutivas de la curva IDVG
2. %F1:GPIB-15, F2:GPIB-16, F3:GPIB-17
3. %F1: Realiza un barrido de voltaje
4. %F2: Proporciona un Voltaje constante
5. %F3: Proporciona un Voltaje constante
6.
7. %%%DATOS DE SALIDA
8. %%%Salida
   [voltageF1,currentF1,voltageF2,currentF2,voltageF3,currentF3]
9. delete(instrfind);
10.     clc; clear all; close all;
11.     format short e;
12.
13.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
14.     %%%%%%%%% DATOS DE ENTRADA BARRIDO %%%%%%%%%
15.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
16.     VInicial= 0;     %Voltaje inicial de la fuente F1
17.     VFinal= 5;      %Voltaje final de la fuente F1      Paso 1
18.     Paso= 0.1;     %Tamaño de paso de la Fuente F1
19.     VD=1;          %Voltaje de salida constante de la Fuente F2
20.     VS=0;          %Voltaje de salida constante de la Fuente F3
21.     NuMediciones = 3;
22.
23.     Cmpl_d= 4E-3; %Límite de corriente de drenaje
24.     Cmpl_g= 4E-3; %Límite de corriente de compuerta
25.     Cmpl_s= 4E-3; %Límite de corriente de fuente
26.
27.     Nombre_archivo = 'Estres_';
28.     Formato_archivo = '.dat';
29.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
   %%%%%%%%%
30.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
   %%%%%%%%%
31.
32.     s=serial('COM6'); fopen(s);
33.     fprintf(s, '++mode 1');
```

34.	<code>fprintf(s, '++auto 0'); %instrument LISTEN</code>	Paso 2
35.	<code>fprintf(s, '++eos 3');</code>	
36.		Paso 3
37.	<code>%F1:Configuración</code>	
38.	<code>fprintf(s, '++addr 15');</code>	
39.	<code>fprintf(s, '*RST'); pause(1);</code>	
40.	<code>fprintf(s, ':SOUR:FUNC VOLT');</code>	
41.	<code>fprintf(s, ':SOUR:VOLT:MODE FIXED');</code>	
42.	<code>fprintf(s, ':SOUR:VOLT:RANGE 20');</code>	
43.	<code>fprintf(s, ':SENS:FUNC "CURR"');</code>	
44.	<code>fprintf(s, ':SENS:CURR:PROT %f\n', Cmpl_g);</code>	
45.	<code>fprintf(s, ':SENS:CURR:RANG:AUTO ON');</code>	
46.	<code>fprintf(s, ':SOUR:VOLT:LEV %f\n', VInicial);</code>	
47.		
48.	<code>%F2:Configuración</code>	
49.	<code>fprintf(s, '++addr 16');</code>	
50.	<code>fprintf(s, '*RST'); pause(1);</code>	
51.	<code>fprintf(s, ':SOUR:FUNC VOLT');</code>	
52.	<code>fprintf(s, ':SOUR:VOLT:MODE FIXED');</code>	
53.	<code>fprintf(s, ':SOUR:VOLT:RANGE 20');</code>	
54.	<code>fprintf(s, ':SENS:FUNC "CURR"');</code>	
55.	<code>fprintf(s, ':SENS:CURR:PROT %f\n', Cmpl_d);</code>	
56.	<code>fprintf(s, ':SENS:CURR:RANG:AUTO ON');</code>	
57.	<code>fprintf(s, ':SOUR:VOLT:LEV %f\n', VD);</code>	
58.		
59.	<code>%F3:Configuración</code>	
60.	<code>fprintf(s, '++addr 17');</code>	
61.	<code>fprintf(s, '*RST'); pause(1);</code>	
62.	<code>fprintf(s, ':SOUR:FUNC VOLT');</code>	
63.	<code>fprintf(s, ':SOUR:VOLT:MODE FIXED');</code>	
64.	<code>fprintf(s, ':SOUR:VOLT:RANGE 20');</code>	
65.	<code>fprintf(s, ':SENS:FUNC "CURR"');</code>	
66.	<code>fprintf(s, ':SENS:CURR:PROT %f\n', Cmpl_s);</code>	
67.	<code>fprintf(s, ':SENS:CURR:RANG:AUTO ON');</code>	
68.	<code>fprintf(s, ':SOUR:VOLT:LEV %f\n', VS);</code>	

69.	%Preparación de la figura 1	Paso 4
70.	f1=figure('Name','Datos');	
71.	a1=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y';	
72.	l1=line(nan,nan,'Color','r','LineWidth',2);	
73.	xlabel('V(F1)'); ylabel('I (F1)');	
74.	title('IG vs VG');	
75.	grid on; hold on;	
76.		
77.	%Preparación de la figura 2	
78.	f2=figure('Name','Datos');	
79.	a2=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y';	
80.	l2=line(nan,nan,'Color','r','LineWidth',2);	
81.	xlabel('V(F1)'); ylabel('I (F2)');	
82.	title('ID vs VG');	
83.	grid on; hold on;	
84.		
85.	%Preparación de la figura 3	
86.	f3=figure('Name','Datos');	
87.	a3=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y';	
88.	l3=line(nan,nan,'Color','r','LineWidth',2);	
89.	xlabel('V(F1)'); ylabel('I (F3)');	
90.	title('IS vs VG');	
91.	grid on; hold on;	
92.		
93.	fprintf(s, '++addr 15');	Paso 5
94.	fprintf(s, ':OUTP ON');	
95.	fprintf(s, '++addr 16');	
96.	fprintf(s, ':OUTP ON');	
97.	fprintf(s, '++addr 17');	
98.	fprintf(s, ':OUTP ON');	
99.		
	Paso 2	Paso 6
100.	NoPasosTotal=((VFinal-VInicial)/Paso)+1;	
101.		
102.	for i=0:NuMediciones	
103.	for k=0:(NoPasosTotal-1)	
104.	Vgs_paso=k*((VFinal-VInicial)/(NoPasosTotal-1))+VInicial;	
105.	fprintf(s, '++addr 15');	


```

106.      fprintf(s, ':SOUR:VOLT:LEV %f\n',Vgs_paso);
107.      pause(0.25);
108.
109.      %Lee los resultados
110.      fprintf(s, ':READ?');
111.      fprintf(s, '++auto 1'); %instrument TALK
112.      respuestaVgs=fscanf(s);
113.      fprintf(s, '++auto 0');
114.
115.      fprintf(s, '++addr 16');
116.      fprintf(s, ':READ?');
117.      fprintf(s, '++auto 1'); %instrument TALK
118.      respuestaVds=fscanf(s);
119.      fprintf(s, '++auto 0');
120.
121.      fprintf(s, '++addr 17');
122.      fprintf(s, ':READ?');
123.      fprintf(s, '++auto 1'); %instrument TALK
124.      respuestaVss=fscanf(s);
125.      fprintf(s, '++auto 0');
126.
127.      k=k+1;
128.
129.      %Guarda los resultados en una variable
130.      voltageF1(k,1)=str2num(respuestaVgs(1:13));
131.      currentF1(k,1)=str2num(respuestaVgs(14:27));
132.      voltageF2(k,1)=str2num(respuestaVds(1:13));
133.      currentF2(k,1)=str2num(respuestaVds(14:27));
134.      voltageF3(k,1)=str2num(respuestaVss(1:13));
135.      currentF3(k,1)=str2num(respuestaVss(14:27));
136.
137.      %Grafica las mediciones
138.      set(11,'YData',currentF1(1:k),'Xdata',voltageF1(
139.      1:k));
139.      drawnow;
140.      %Grafica las mediciones
141.      set(12,'YData',currentF2(1:k),'Xdata',voltageF1(
142.      1:k));

```

Paso 6

```

142.         drawnow;
143.         %Grafica las mediciones Paso 6
144.         set(l3,'YData',currentF3(1:k),'Xdata',voltageF1(
145.         1:k));
145.         drawnow;
146.     end
147.
148.     i=i+1;
149.
150.     fprintf(s, '++addr 15');
151.     fprintf(s, 'OUTP OFF');
152.     fprintf(s, '++addr 16');
153.     fprintf(s, 'OUTP OFF');
154.     fprintf(s, '++addr 17');
155.     fprintf(s, 'OUTP OFF');
156.
157.     datos=[voltageF1,currentF1,voltageF2,currentF2,voltageF3,curr
158.     entF3];
158.     save(strcat(Nombre_archivo,int2str(k-
159.     1),Formato_archivo),'datos','-ascii');
159.     end
160.
161.     fclose(s); Paso 7
162.     delete(s);
163.     clear s;
164.     delete(instrfind);

```

Con el programa anterior se analizaron tres TFTs con parámetros geométricos diferentes, identificados como transistores 1, 2 y 3.

Transistor 1 $W = 40\mu\text{m}$, $L = 10\mu\text{m}$

observaciones

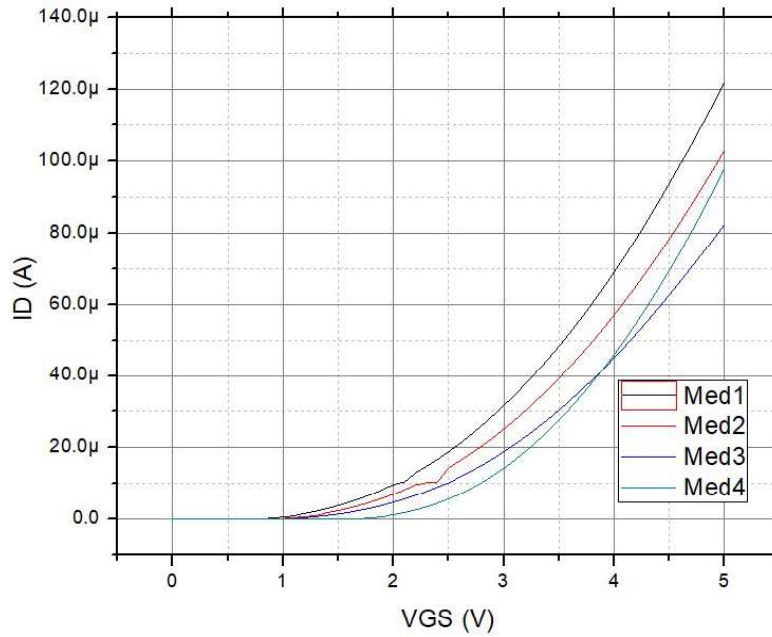


Figura 21. Serie de curvas IDVG TFT 4010

Transistor 2 $W = 40 \mu\text{m}$ $L = 20 \mu\text{m}$

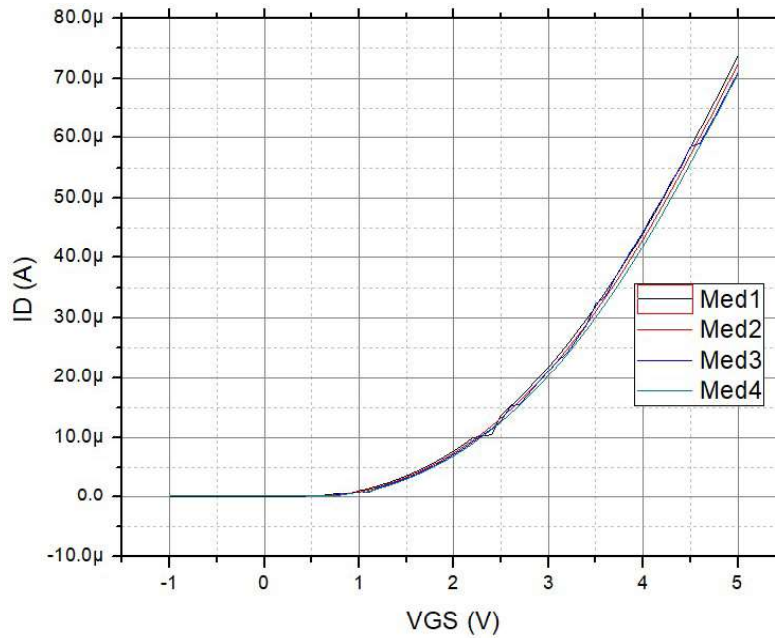


Figura 22. Serie de curvas IDVG TFT 4020

Transistor 3 W = 40 μm L = 40 μm

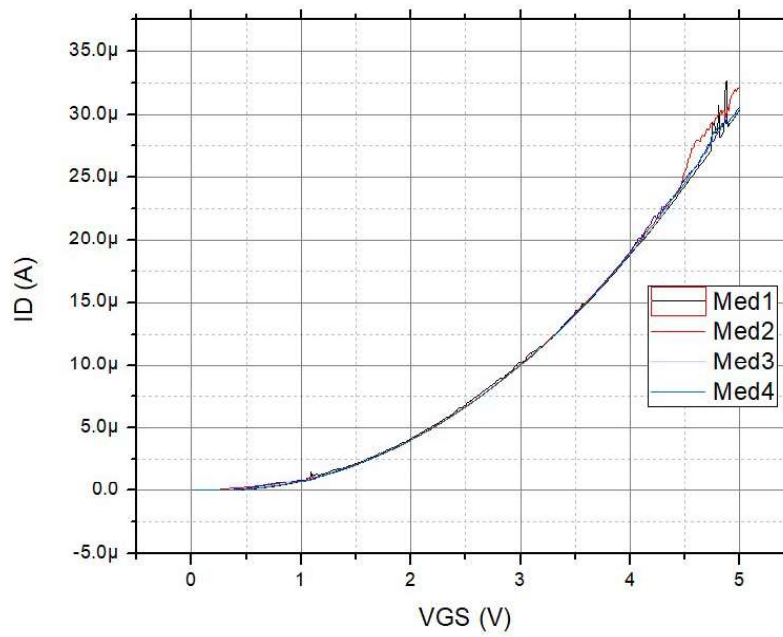


Figura 23. Serie de curvas IDVG TFT 4020

En las tablas 2 a 4 se muestran los valores de VT extraídos para cada medición realizada a cada transistor.

Transistor 1 $W = 40\mu\text{m}$, $L = 10\mu\text{m}$

	VT (V)
Medición 1	0.8008
Medición 2	0.9675
Medición 3	1.1453
Medición 4	1.7383

Tabla 2. Valores de VT extraídos para cada medición del transistor 4010.

Transistor 2 $W = 40\mu\text{m}$, $L = 20\mu\text{m}$

	VT (V)
Medición 1	0.6103
Medición 2	0.6462
Medición 3	0.7291
Medición 4	0.6923

Tabla 3. Valores de VT extraídos para cada medición del transistor 4020.

Transistor 3 $W = 40\mu\text{m}$, $L = 40\mu\text{m}$

	VT (V)
Medición 1	0.2533
Medición 2	0.2398
Medición 3	0.2586
Medición 4	0.2514

Tabla 4. Valores de VT extraídos para cada medición del transistor 4040.

Como se puede observar en la Fig. 24, el cambio de V_T en cada transistor es diferente debido a sus características geométricas. En la Tabla 5 se tienen los valores el cambio de V_T (ΔV_T) mismos que pueden observarse en la Fig. 25.

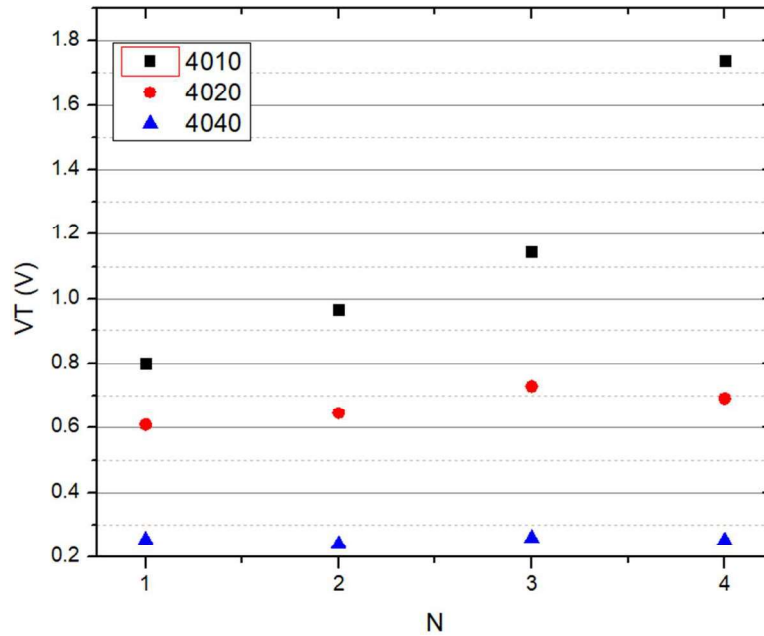


Figura 24. Valores de V_T de cada dispositivo medido.

	ΔV_T 4010 (V)	ΔV_T 4020 (V)	ΔV_T 4040 (V)
Medición 1	0	0	0
Medición 2	0.1667	0.0359	-0.0135
Medición 3	0.3445	0.1188	0.0053
Medición 4	0.9375	0.0821	-0.0019

Tabla 5. Valores de ΔV_T calculados para cada medición de cada transistor.

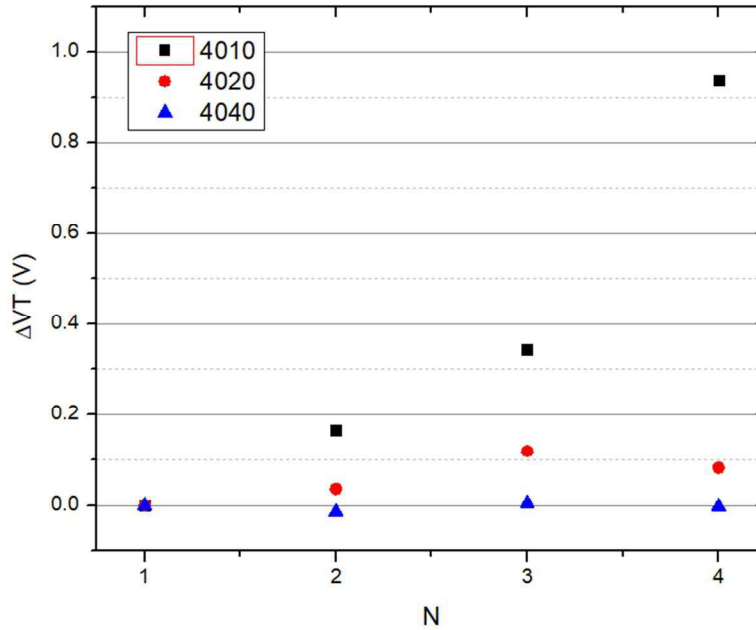


Figura 25. Valores de VT de cada dispositivo medido.

En la gráfica de la Fig. 25 se puede notar que el ΔV_T es diferente en cada dispositivo, siendo el dispositivo 4010 el que tiene un cambio más notable. Esto se debe a que al tener una menor longitud de canal ($10 \mu\text{m}$) el paso de corriente es mayor y somete al dispositivo a un mayor estrés eléctrico. Un aspecto importante es observar que el efecto del estrés eléctrico está afectado con la longitud del canal (o el área del mismo). Es evidente que en los transistores con $L=10 \mu\text{m}$, el voltaje de umbral aumenta conforme aumenta el número de mediciones consecutivas. Esta situación es de esperarse por el efecto del estrés eléctrico. Sin embargo, también se observa que mientras que conforme se aumenta la longitud del canal, el efecto del estrés sobre el VT es mucho menor. Al grado que aparentemente en el transistor con $L=40 \mu\text{m}$ el efecto del estrés eléctrico es mínimo. Es necesario continuar investigando este fenómeno para entender, y explicar las causas del fenómeno.

4.3 Caracterización eléctrica de Inversores lógicos

4.3.1 Objetivo

Obtener las curvas de transferencia de inversores resistivos fabricados con TFTs

4.3.2 Descripción del experimento

En la figura 1 se muestra la topología de un inversor con carga resistiva. De dicha figura se pueden diferenciar 2 componentes esenciales: 1 transistor TFT colocado entre el punto de referencia de Salida y GND y 1 resistencia R1 conectada entre VCC y el punto de referencia de Salida.

La curva de transferencia del inversor se obtiene aplicando un voltaje en la terminal de Entrada y con ello en la terminal de Salida se observará un valor de voltaje con un rango entre VCC y GND.

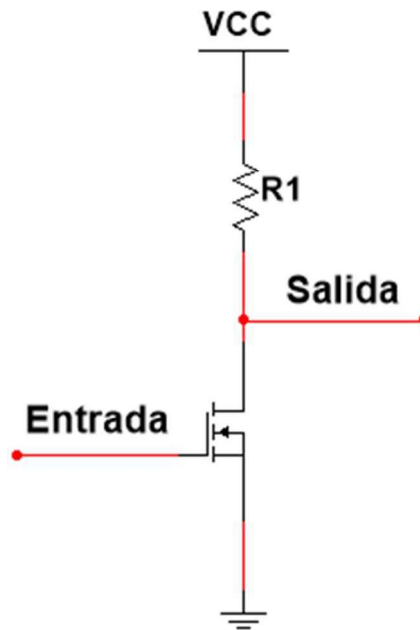


Figura 26. Inversor con carga resistiva

Se analizaron 3 inversores implementados con TFTs de diferentes longitudes de canal.

Las características geométricas del TFT de IGZO son:

- Ancho de canal (W) = $40 \mu m$
- Largo de canal (L). se usaron tres dimensiones 10, 20 y $40 \mu m$.
- Óxido de compuerta: HfO_2
- Espesor del óxido de compuerta $t_{ox} = 50 nm$
- Capacitancia del óxido (C_{ox}) = $0.32 \mu F/cm^2$.
- Movilidad (μ) = $15 cm^2/Vs$

Para obtener las curvas de transferencia de cada inversor fue necesario realizar un programa que permitiera controlar el voltaje aplicado al inversor, haciendo uso de las funciones de polarización y medición de tres fuentes Keithley 2400 a través de la interfaz GPIB.

A continuación, se explicará el proceso de medición realizado por el programa de control. Dicha explicación se complementa con el diagrama de flujo 4: Programa de caracterización de inversores.

Para realizar la medición se requiere controlar 3 fuentes:

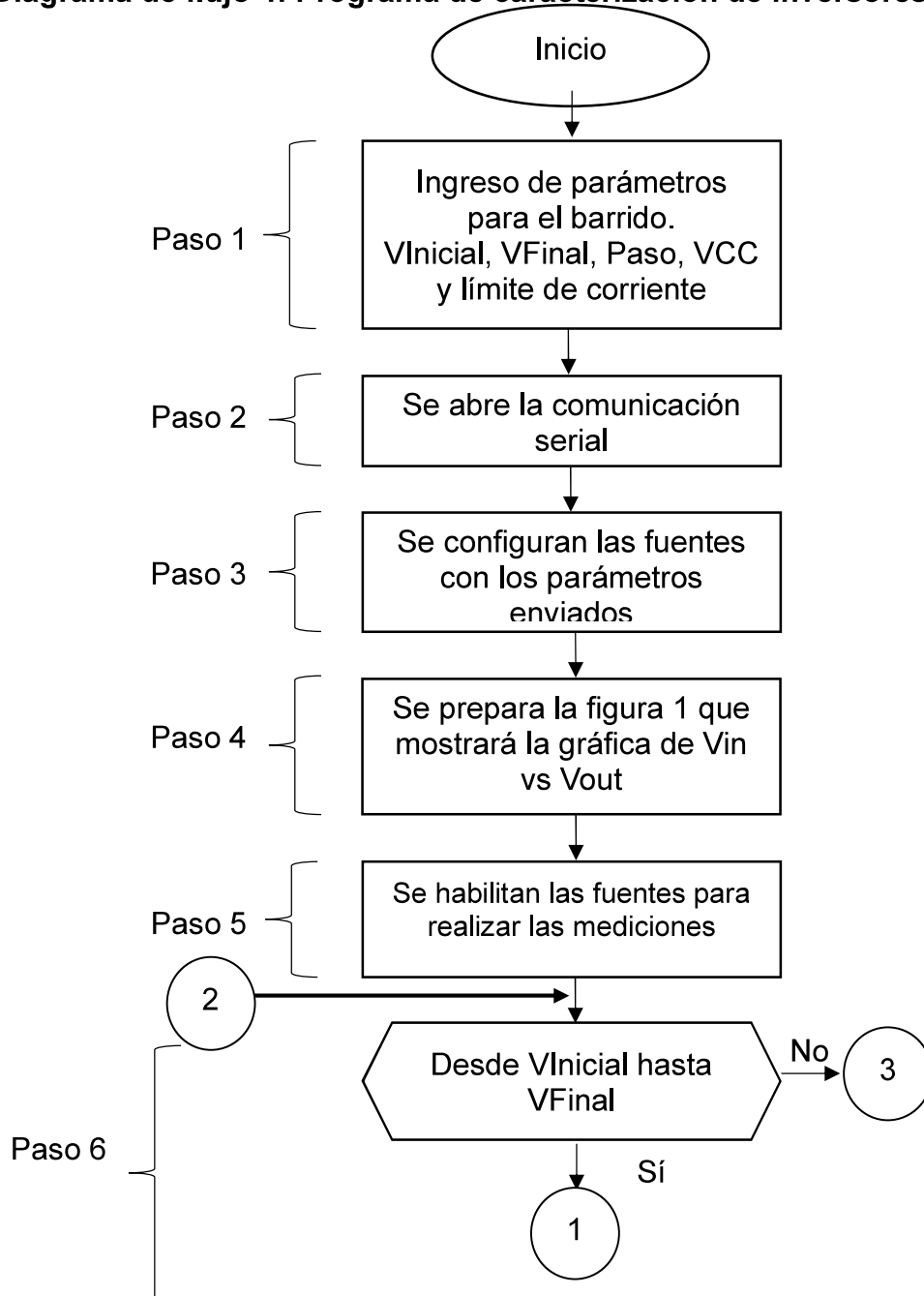
- F1: Será conectada a la compuerta del TFT, misma que actuará como terminal de Entrada del inversor.
- F2: Será conectada al punto de VCC.
- F3: Será conectada a la terminal de Salida.

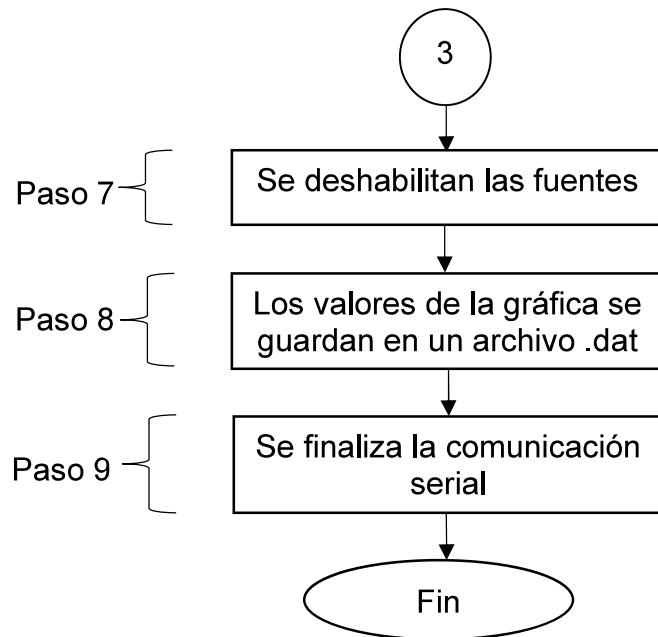
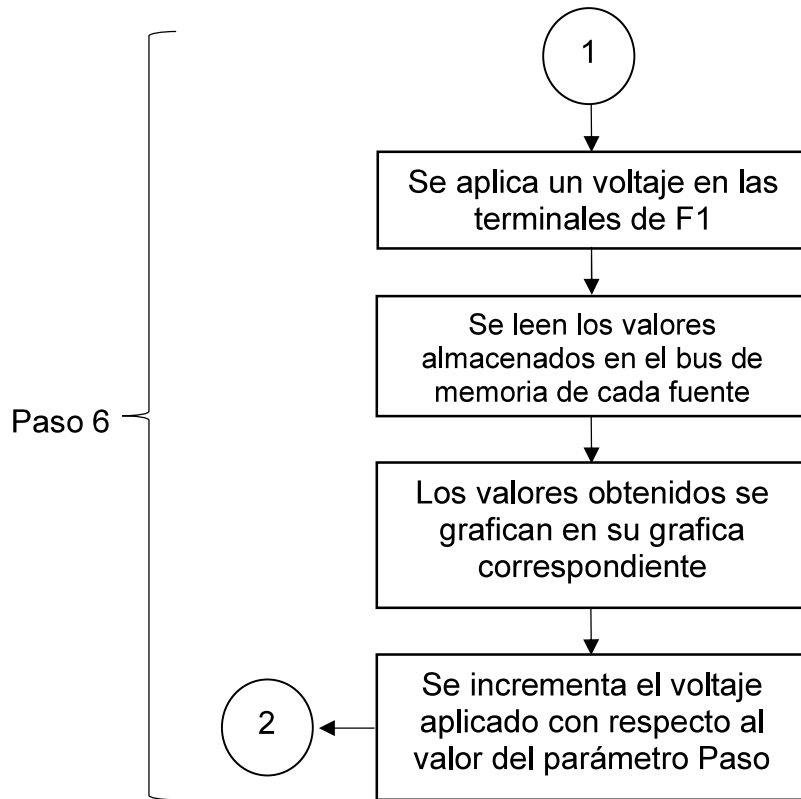
El proceso de medición de la curva de transferencia es el siguiente:

1. Mediante código se ingresan los siguientes parámetros: Para la fuente F1 (Entrada) se ingresa el $V_{Inicial}$, el V_{Final} y el paso para realizar un barrido de voltaje. Se define el valor de VCC para la fuente F2. Adicionalmente se definen los límites de corriente para cada fuente. El código correspondiente se muestra en la sección Paso 1 del código del programa de caracterización de inversores.

2. Se abre la comunicación serial entre la computadora y la tarjeta GPIB, colocando está ultima en modo “escucha” (sección Paso 2 del código del programa de caracterización de inversores).
3. Los parámetros de medición definidos en el paso 1 son enviados a cada una de las fuentes para su configuración. En el código se puede observar que cada fuente se identifica con una dirección GPIB. En este caso F1 tiene la dirección GPIB 15, F2 la 16 y F3 la 17. Posteriormente se hace un reset, se define el modo de operación, el modo de voltaje fijo, el rango de voltaje a utilizar, el tipo de medición a realizar, el límite de corriente, el rango de la medición y el voltaje que se aplicará. Este proceso se realiza para cada fuente.
4. En este paso se prepara la ventana de la figura que se desplegará al usuario, en dicha figura se mostrará la gráfica V_{in} vs V_{out} .
5. Se habilitan las fuentes para realizar la medición.
6. El barrido de voltaje a realizar se define en esta sección. Con los valores de $V_{Inicial}$, V_{Final} y el paso del barrido se calcula el número de pasos que se deberán de realizar durante la medición. Posteriormente se define un ciclo FOR el cual controla:
 - a. El proceso de polarización de las fuentes F1 y F2
 - b. La medición de voltaje de la fuente F3
 - c. El proceso de lectura del bus de memoria de cada fuente
 - d. El almacenamiento de los datos
 - e. Graficación de las mediciones obtenidas de la lectura en la figura definida previamente.
7. Deshabilita las fuentes.
8. Guarda los datos de las mediciones realizadas en un archivo.
9. Finaliza la comunicación serial.

Diagrama de flujo 4: Programa de caracterización de inversores





Código del programa de caracterización de inversores

```

1. %Código para obtener la curva de transferencia de un inversor.
2. %El programa permite realizar un barrido para obtener la curva de
3. %salida de un inversor
4. %F1:GPIB-15, F2:GPIB-16, F3:GPIB-17
5.
6. %F1: Voltaje de entrada Vin
7. %F2: Voltaje de alimentación VDD
8. %F3: Vout Medidor de voltaje de salida
9. clc; clear all; close all; delete(instrfind);
10.     format short e;
11.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
12.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%          Paso 1
13.     ENTRADA     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
14.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
15.     VCC= 5; %Voltaje de alimentación del inversor
16.     VInicial= 0; %Voltaje inicial de entrada Vin
17.     VFinal= 5; %Voltaje final de entrada Vin
18.     Paso= 0.1; %Tamaño de paso del voltaje de entrada Vin
19.     Cmpl_ds= 100E-3; %Límite de corriente de la fuente de
    alimentación del inversor
20.     Cmpl_gs= 1E-3; %Límite de corriente de la fuente de entrada
    del inversor
21.     Cmpl_out=10; %Límite del voltaje de salida que puede ser
    medido en Vout
22.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
23.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
24.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
25.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
26.     %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
27.     currentVGS=[]; voltageVGS=[];
28.     currentVDS=[]; voltageVDS=[];
29.     currentVOUT=[]; voltageVOUT=[];
30.
31.
32.     s=serial('COM6'); fopen(s);
33.     fprintf(s, '++mode 1');
34.     fprintf(s, '++auto 0'); %instrument LISTEN
35.     fprintf(s, '++eos 3');
36.
37.
38.     %F1:Configuración
39.     fprintf(s, '++addr 15');
40.     fprintf(s, '*RST'); pause(1);
41.     fprintf(s, ':SOUR:FUNC VOLT');
42.     fprintf(s, ':SOUR:VOLT:MODE FIX');
43.     fprintf(s, ':SOUR:VOLT:RANGE 20');
44.     fprintf(s, ':SOUR:VOLT:LEV %f\n',VInicial);
45.     fprintf(s, ':SENS:FUNC "CURR"');
46.     fprintf(s, ':SENS:CURR:PROT %f\n',Cmpl_gs);
47.     fprintf(s, ':SENS:CURR:RANG:AUTO ON');
48.
49.
50.     %F2:Configuración
51.     fprintf(s, '++addr 16');
52.     fprintf(s, '*RST'); pause(1);
53.     fprintf(s, ':SOUR:FUNC VOLT');
54.
55.
56.
57.
58.
59.
60.
61.
62.
63.
64.
65.
66.
67.
68.
69.
70.
71.
72.
73.
74.
75.
76.
77.
78.
79.
80.
81.
82.
83.
84.
85.
86.
87.
88.
89.
90.
91.
92.
93.
94.
95.
96.
97.
98.
99.
100.

```

<pre> 47. fprintf(s, ':SOUR:VOLT:MODE FIX'); 48. fprintf(s, ':SOUR:VOLT:RANGE 20'); 49. fprintf(s, ':SOUR:VOLT:LEV %f\n', Vds); 50. fprintf(s, ':SENS:FUNC "CURR"'); 51. fprintf(s, ':SENS:CURR:PROT %f\n', Cmpl_ds); 52. fprintf(s, ':SENS:CURR:RANG:AUTO ON'); 53. 54. %F3:Configuración 55. fprintf(s, '++addr 17'); 56. fprintf(s, '*RST'); pause(1); 57. fprintf(s, ':SOUR:FUNC CURR'); 58. fprintf(s, ':SOUR:CURR:MODE FIX'); 59. fprintf(s, ':SOUR:CURR:RANGE 1E-3'); 60. fprintf(s, ':SOUR:CURR:LEV 0'); 61. fprintf(s, ':SENS:FUNC "VOLT"'); 62. fprintf(s, ':SENS:VOLT:PROT %f\n', Cmpl_out); 63. fprintf(s, ':SENS:VOLT:RANG 20'); 64. </pre>	Paso 3
<pre> 65. %Preparación de la figura 66. f1=figure('Name','Datos'); 67. a=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y'; 68. l1=line(nan,nan,'Color','r','LineWidth',2); 69. xlabel('Vin(V)'); ylabel('Vout (V)'); 70. title('Output Voltaje'); 71. grid on; hold on; 72. </pre>	Paso 4
<pre> 73. fprintf(s, '++addr 15'); 74. fprintf(s, ':OUTP ON'); 75. fprintf(s, '++addr 16'); 76. fprintf(s, ':OUTP ON'); 77. fprintf(s, '++addr 17'); 78. fprintf(s, ':OUTP ON'); 79. </pre>	Paso 5
<pre> 80. %Calcula el numero total de pasos de la medición 81. NoPasosTotal=((VFinal-VInicial)/Paso)+1; 82. %Hace el barrido con los valores indicados por el usuario (VInical, VFinal, Paso) 83. for i=0:(NoPasosTotal-1) 84. Vgs=i*((VFinal-VInicial)/(NoPasosTotal-1))+VInicial; 85. fprintf(s, '++addr 15'); 86. fprintf(s, ':SOUR:VOLT:LEV %f\n', Vgs); 87. pause(0.5); 88. %Lee los resultados 89. fprintf(s, ':READ?'); 90. fprintf(s, '++auto 1'); %instrument TALK 91. respuestaVgs=fscanf(s); 92. fprintf(s, '++auto 0'); 93. 94. fprintf(s, '++addr 16'); 95. fprintf(s, ':READ?'); 96. fprintf(s, '++auto 1'); %instrument TALK 97. respuestaVds=fscanf(s); 98. fprintf(s, '++auto 0'); 99. 100. fprintf(s, '++addr 17'); 101. fprintf(s, ':READ?'); 102. fprintf(s, '++auto 1'); %instrument TALK </pre>	Paso 6

<pre> 103. respuestaVout=fscanf(s); 104. fprintf(s, '++auto 0'); 105. 106. i=i+1; 107. 108. %Guarda los resultados en una variable 109. VoltajeAplicadoVgs(i,1)=str2num(respuestaVgs(1:13)); 110. CorrienteMedidaVgs(i,1)=str2num(respuestaVgs(14:27)); 111. VoltajeAplicadoVds(i,1)=str2num(respuestaVds(1:13)); 112. CorrienteMedidaVds(i,1)=str2num(respuestaVds(14:27)); 113. VoltajeMedidoVout(i,1)=str2num(respuestaVout(1:13)); 114. 115. %Grafica las mediciones 116. set(11,'YData',VoltajeMedidoVout(1:i),'Xdata',VoltajeAplicadoVgs(1:i)); 117. set(12,'YData',CorrienteMedidaVds(1:i),'Xdata',VoltajeAplicadoVgs(1:i)); 118. drawnow; 119. end 120. </pre>	Paso 6
<pre> 121. hold on; 122. fprintf(s, '++addr 17'); 123. fprintf(s, 'OUTP OFF'); 124. fprintf(s, '++addr 16'); 125. fprintf(s, 'OUTP OFF'); 126. fprintf(s, '++addr 15'); 127. fprintf(s, ':OUTP OFF'); 128. </pre>	Paso 7
<pre> 129. 130. datos=[VoltajeAplicadoVgs,CorrienteMedidaVgs,VoltajeAplicadoVds,CorrienteMedidaVds,VoltajeMedidoVout]; 131. save(input('Nombre del archivo (.dat): ','s'),'datos','-ascii'); </pre>	Paso 8
<pre> 132. 133. fclose(s); 134. delete(s); 135. clear s; 136. delete(instrfind); </pre>	Paso 9

En las figuras 27, 28 y 29 se presentan las curvas de transferencia del inversor (V_{out} vs V_{in}) y la curva ($V_{out}^{1/2}$ vs V_{in}) obtenidas para los tres transistores analizados.

Inversor con TFT W = 40 μ m L = 10 μ m

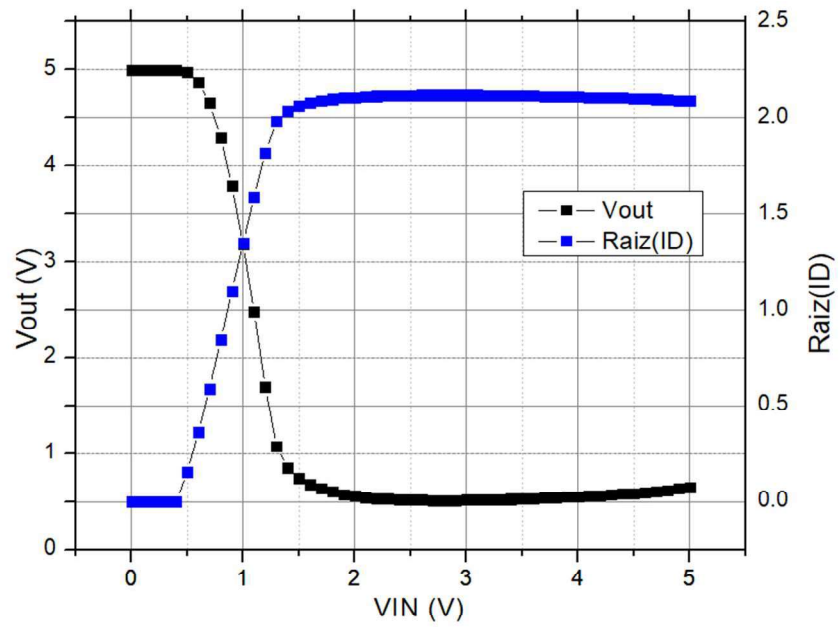


Figura 27. Curva de transferencia inversor 4010 en escala lineal y logarítmica

Inversor con TFT W = 40 μ m L = 20 μ m

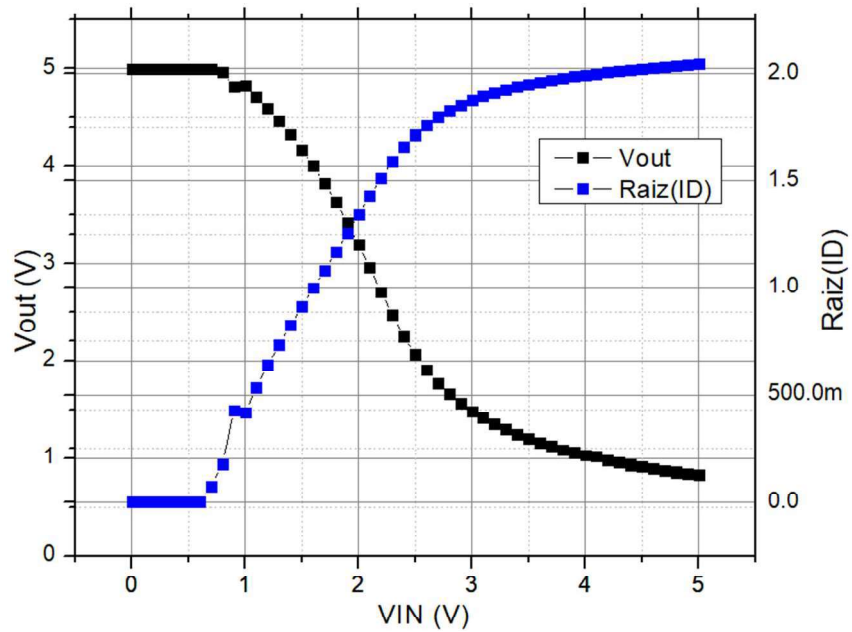


Figura 28. Curva de transferencia inversor 4020 en escala lineal y logarítmica

Inversor con TFT $W = 40\mu\text{m}$ $L = 40\mu\text{m}$

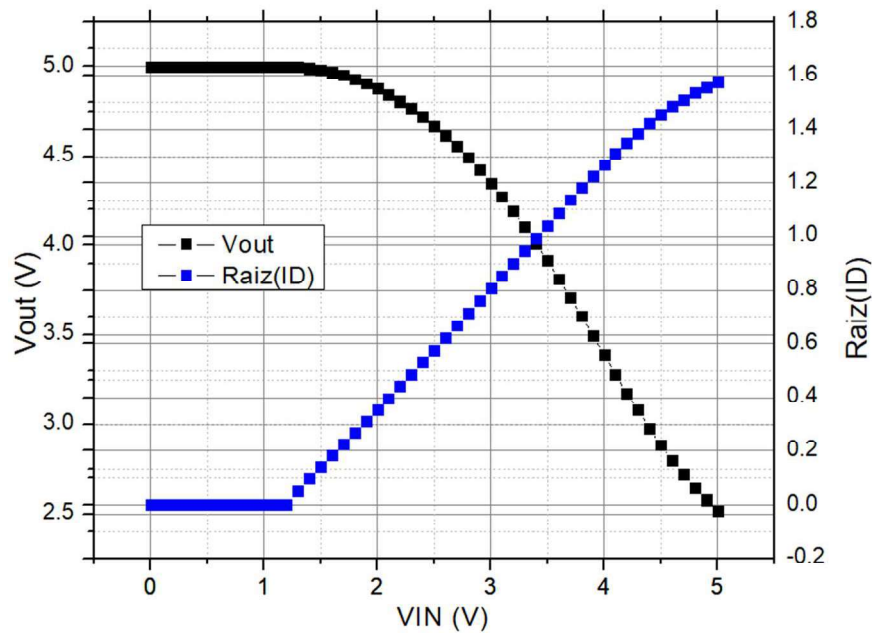


Figura 29. Curva de transferencia inversor 4040 en escala lineal y logarítmica

4.4 Método de extracción de parámetros de TFT en un inversor de carga resistiva

El procedimiento de extracción de parámetros se hace a partir de dispositivos individuales. Sin embargo, en este estudio es de interés realizar un proceso de extracción que permita caracterizar TFT que operan dentro de circuitos inversores básicos. Para este efecto, a continuación, se describirá el proceso propuesto.

Para extraer el voltaje de umbral se utilizará la fórmula de la corriente del TFT en saturación.

$$I_D = \frac{W}{L} C_{ox} \mu (V_{GS} - V_T)^2$$

Donde I_D es la corriente que circula entre el drenador y la fuente del transistor, W y L se refieren al ancho y largo del canal respectivamente, C_{ox} se define como la

capacitancia del óxido de compuerta, μ es la movilidad de portadores de carga en el transistor y con V_{GS} y V_T siendo los parámetros del voltaje entre la compuerta y la fuente y el voltaje de umbral respectivamente.

Para que la ecuación sea válida, se debe cumplir la condición de saturación del transistor $V_{DD} > V_{GS} - V_T$. Como se describió en el proceso de extracción de VT en transistores por el método de la extrapolación en saturación, como la corriente tiene una dependencia cuadrática respecto al voltaje de compuerta (en este caso respeto a V_{IN}) al graficar la raíz cuadrada de la corriente, la curva mostrará un comportamiento lineal (en la región donde el transistor esté operando en saturación).

Es importante resaltar que el proceso de extracción no utiliza la curva de transferencia del inversor. Este proceso de extracción utiliza los valores de corriente medidos durante la realización de las mediciones de la curva de transferencia, es decir, se utiliza la curva I_D vs V_{IN} . En las Fig. 27, 28 y 29 se presentan las curvas de $\sqrt{I_D}$ vs V_{IN} . Como se puede observar, para valores de V_{IN} suficientemente bajos, después de que el transistor empieza a conducir, la curva $\sqrt{I_D}$ vs V_{IN} muestra un comportamiento lineal. Asumiendo que, para esas condiciones de polarización, la corriente debe de estar limitada fundamentalmente por el transistor, se aplica el método de extrapolación en saturación para extraer el VT. En la tabla 6 se presentan los valores del voltaje de umbral, el valor de K y la movilidad del transistor para cada uno de los inversores.

	VT (V)	K (A/V ²)	Movilidad (cm ² /Vs)
Inversor 4010	0.461	6.28E-06	4.91
Inversor 4020	0.298	3.76E-06	2.93
Inversor 4040	1.253	2.13E-06	6.64

Tabla 6. Valores de VT, K y movilidad para cada inversor analizado.

En la Fig. 30 se muestra el comportamiento del V_T respecto a la longitud del canal. Como se puede observar, el V_T de los transistores con $L=10$ y $20 \mu\text{m}$ es aproximadamente del mismo orden, de algunas décimas de volt. Mientras que el V_T del transistor con $L=40 \mu\text{m}$ tiene un valor por arriba de un volt. Idealmente estos transistores deberían de tener el mismo valor del voltaje de umbral, debido a que este parámetro es afectado por la longitud del canal. Ese comportamiento se observaba en la sección titulada "Caracterización de TFTs individuales", en la Fig. 20. Sin embargo, en esta sección el incremento del V_T observado en el transistor con $L=40 \mu\text{m}$ probablemente está relacionado con la resistencia parasita del transistor. Para explicar esto es necesario explicar que, conforme la longitud del canal del transistor aumenta, la resistencia serie parasita del mismo aumentará. Cuando se hace la extracción del V_T en dispositivos independientes se considera que esa resistencia parasita es despreciable y por eso se aplica el método de extracción deseado, en este caso extrapolación en saturación. Se ha observado que para dispositivos con resistencias parasitas muy grande, no es válido asumir que el efecto de las mismas es despreciable. Por el contrario, se observa que, conforme se incrementa la resistencia parásita, el método falla sobrevalorando el V_T , dando como resultado un aparente incremento del V_T conforme la resistencia serie se incrementa. Lo que ocurre en estos casos es que el método falla para valores de resistencia serie altos.

En el caso de la extracción del V_T del transistor del inversor, el efecto de la resistencia parásita se incrementa debido a que se tiene una resistencia de carga conectada en serie en el circuito. Esa es la posible explicación de porque la longitud del canal parece afectar al V_T . En realidad, lo que está ocurriendo es que el método está sobreestimando el valor del V_T para transistores con los valores de resistencia parasita obtenida en los transistores de $L=40 \mu\text{m}$.

Para confirmar esta hipótesis se analizará el comportamiento del parámetro K respecto a la longitud del canal. Para el modelo eléctrico del TFT, el parámetro K se expresa como:

$$K = \frac{W}{L} C_{ox} \mu$$

Como se puede observar, para el experimento el ancho del canal (W), la capacitancia por unidad de área (C_{ox}) y la movilidad (μ) deberían de ser aproximadamente iguales en los tres dispositivos. El único parámetro que cambia es L , por lo que al incrementar L , K debería presentar un decaimiento exponencial, es decir:

$$K = \frac{\text{constante}}{L}$$

En la Fig. 31 se observa que el comportamiento de K no sigue decaimiento exponencial, por el contrario, tiene un decaimiento lineal. Como K está siendo extraída a partir del mismo método de extrapolación en saturación utilizado para extraer el V_T , podríamos confirmar la idea de que el método está sobreestimando el valor del V_T , cuando menos para el transistor con $L=40 \mu\text{m}$.

Esta situación plantea la problemática de seguir o no usando este método de extracción del V_T del transistor en los inversores con carga resistiva para el análisis del efecto del V_T . Por simplicidad del método de extracción y por el uso común de la técnica se decidió continuar utilizando el método, considerando cuando se analice el cambio del V_T por efecto del estrés eléctrico en inversores, se analizarán curvas de transferencia obtenidas del mismo transistor, solamente en momentos diferentes. Esto significa que las condiciones de resistencia serie serán las mismas. De esta forma, si existe un error en la extracción del V_T del transistor, en principio el mismo error se presentará en todas las curvas. Por esta razón, aun cuando el valor del V_T esté sobreestimado, el cambio del V_T por efecto del estrés eléctrico si sería un valor que podría ser muy cercano al cambio del V_T real.

En el caso de la Fig.32 donde se presenta el efecto de la movilidad respecto a la L se observa que la movilidad no está afectada por la L , lo cual es de esperarse.

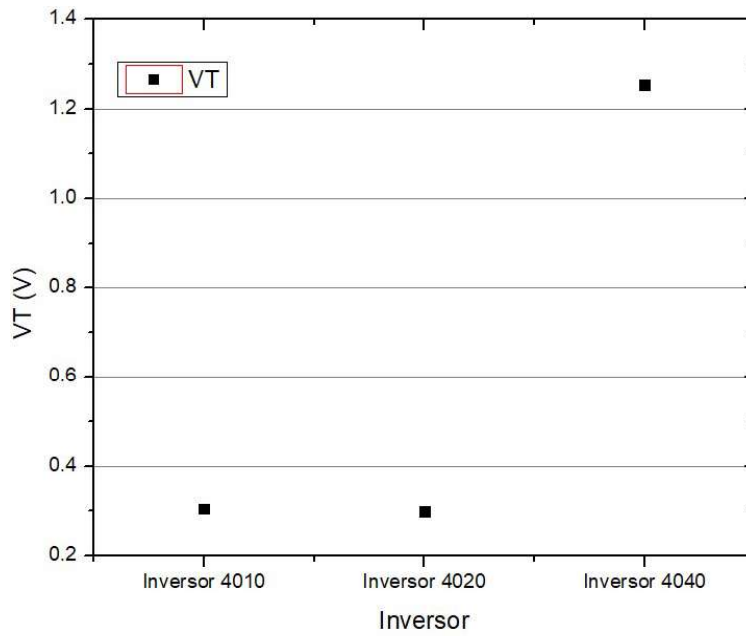


Figura 30. Gráfica del V_T de cada inversor.

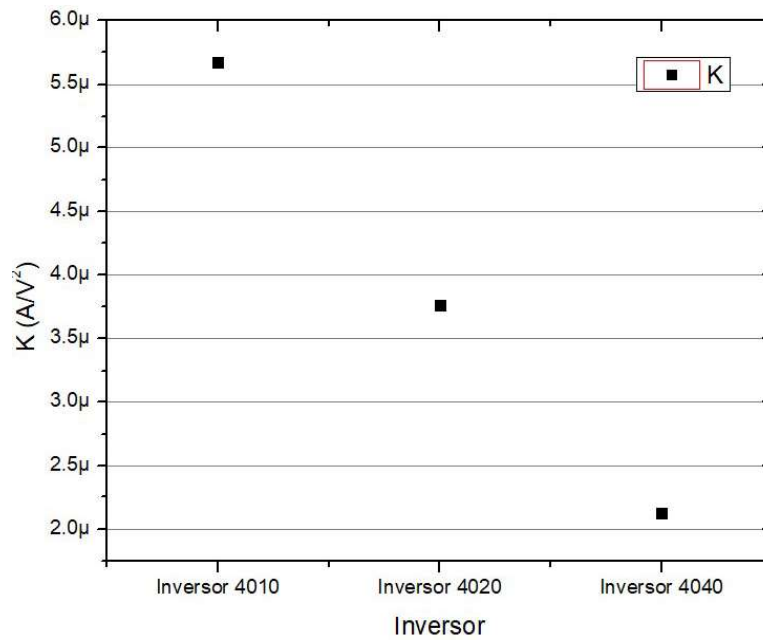


Figura 31. Gráfica de los valores de K de cada inversor.

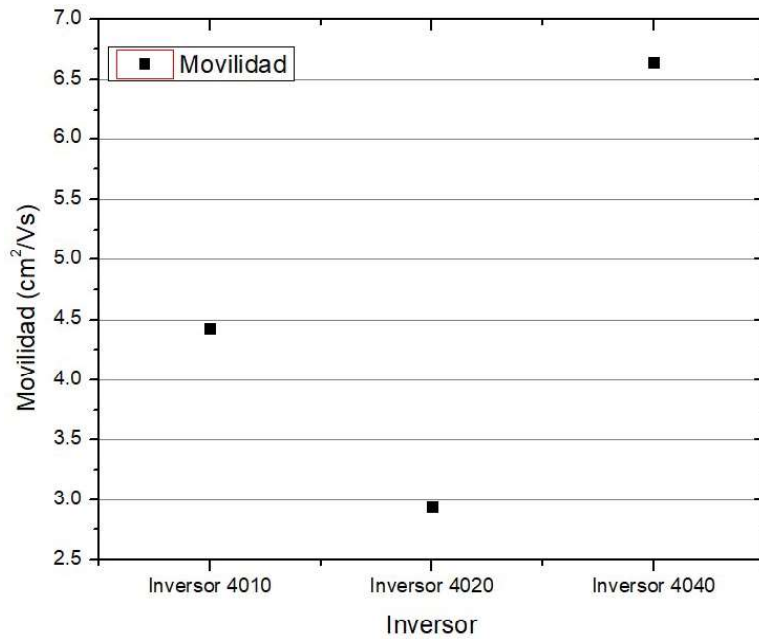


Figura 32. Gráfica de los valores de movilidad de cada inversor.

4.5 Estrés en inversores

4.5.1 Objetivo

Analizar el efecto del estrés eléctrico en inversores con carga resistiva implementados con TFTs.

4.5.2 Descripción del experimento

Para poder observar y analizar el efecto del estrés eléctrico en un inversor con carga resistiva fue necesario desarrollar un programa que controlara tres fuentes Keithley 2400 a través de la interfaz GPIB.

El proceso de dicho programa se explicará a continuación. Cabe resaltar que el programa desarrollado contempla una variable llamada *tiempo_pausa* cuya función es la de esperar un tiempo definido por el usuario en segundos, sin embargo, para esta ocasión ese tiempo se definió en 0s.

Las fuentes se identificarán de la siguiente manera:

- F1: Será conectada a la compuerta del TFT, misma que actuará como terminal de Entrada del inversor.
- F2: Será conectada al punto de VCC.
- F3: Será conectada a la terminal de Salida.

El proceso de medición consta de realizar diferentes mediciones de la curva de transferencia teniendo un tiempo intermedio de espera para dejar reposar el inversor. Dicho proceso consta de los siguientes pasos:

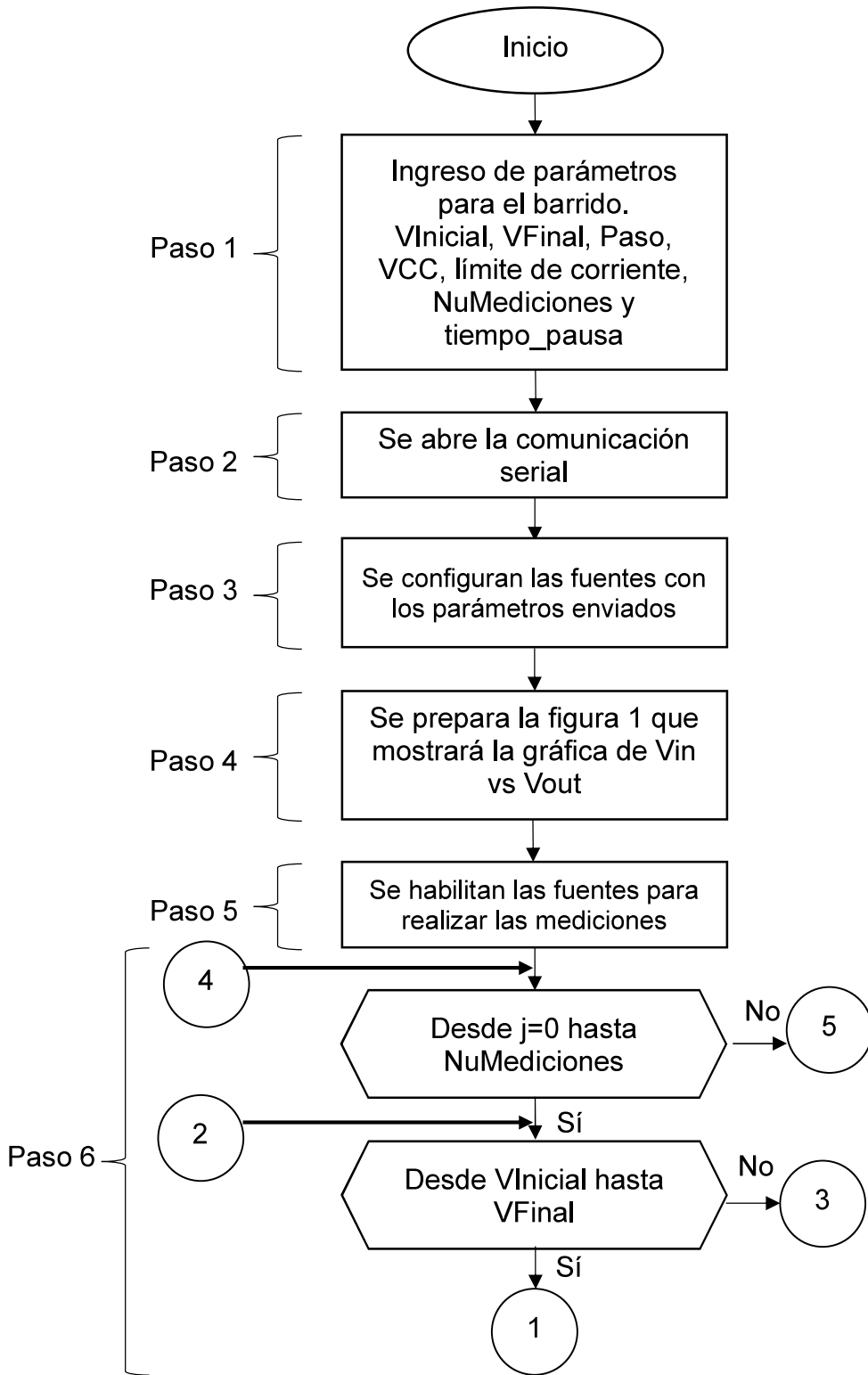
1. Mediante código se ingresan los siguientes parámetros: Para la fuente F1 (Entrada) se ingresa el $V_{Inicial}$, el V_{Final} y el paso para realizar un barrido de voltaje. Se define el valor de VCC para la fuente F2. Adicionalmente se definen los límites de protección para cada fuente, el número de mediciones a realizar y el tiempo que se esperará entre medición. El código correspondiente se muestra en la sección Paso 1 del código del programa de caracterización de inversores en estrés.

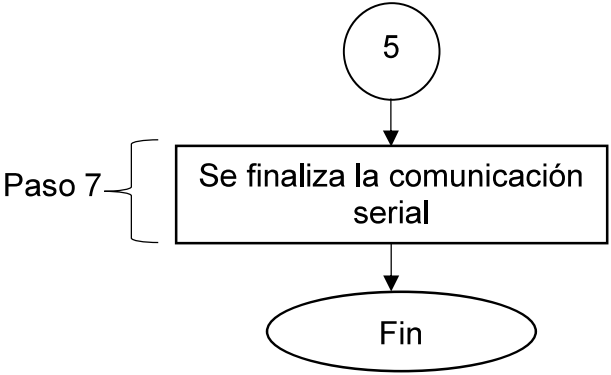
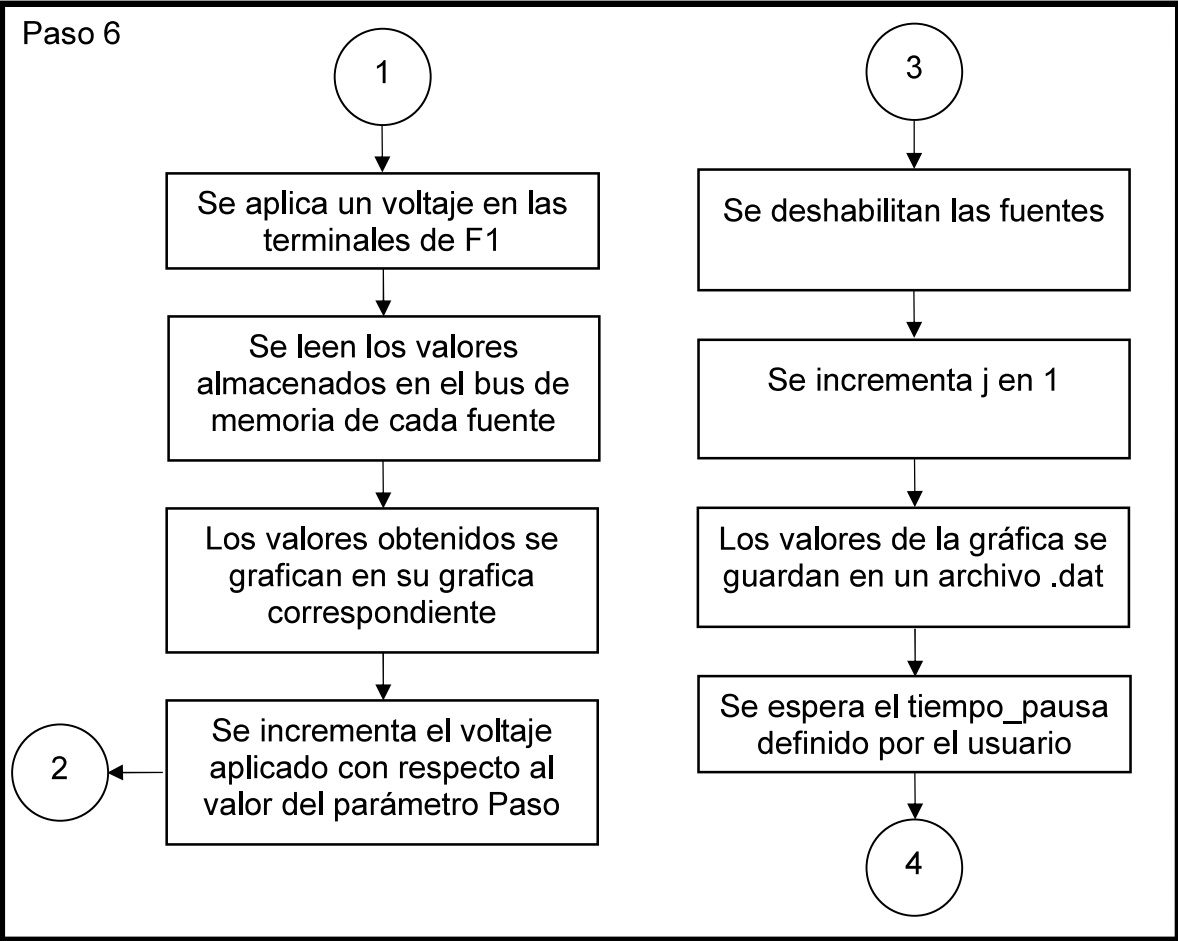
2. Se abre la comunicación serial entre la computadora y la tarjeta GPIB, colocando está ultima en modo “escucha”.
3. Los parámetros de medición definidos en el paso 1 son enviados a cada una de las fuentes para su configuración. En el código se puede observar que cada fuente se identifica con una dirección GPIB. En este caso F1 tiene la dirección GPIB 15, F2 la 16 y F3 la 17. Posteriormente se hace un reset, se define el modo de operación, el modo de voltaje fijo, el rango de voltaje a utilizar, el tipo de medición a realizar, el límite de corriente, el rango de la medición y el voltaje que se aplicará. Este proceso se realiza para cada fuente.
4. En este paso se prepara la ventana de la figura que se desplegará al usuario, en dicha figura se mostrará la gráfica V_{in} vs V_{out} .
5. Se habilitan las fuentes para realizar la medición.
6. El barrido de voltaje a realizar se define en esta sección. Con los valores de $V_{Inicial}$, V_{Final} y el paso del barrido se calcula el número de pasos que se deberán realizar durante la medición. Posteriormente se definen 2 ciclos FOR anidados. El ciclo FOR externo realiza una repetición del ciclo FOR interno según el número de mediciones definido por el usuario. El proceso que controla el ciclo FOR interno es el siguiente:
 - a. El proceso de polarización de las fuentes F1 y F2
 - b. La medición de voltaje de la fuente F3
 - c. El proceso de lectura del bus de memoria de cada fuente
 - d. El almacenamiento de los datos
 - e. Graficación de las mediciones obtenidas de la lectura en la figura definida previamente.

Una vez terminado el proceso del ciclo FOR interno, se deshabilitan las fuentes, se guardan los valores de la medición realizada en un archivo y se espera el tiempo definido en el paso 1 para continuar hasta cumplir el número de mediciones establecido.

7. Finaliza la comunicación serial

Diagrama de flujo 5: Programa de caracterización de inversores en estrés





Código del programa de caracterización de inversores en estrés

```

1. %El programa permite realizar multiples barridos introduciendo el
   número de
2. %mediciones
3. %F1:GPIB-15, F2:GPIB-16, F3:GPIB-17
4.
5. %F1: Voltaje de entrada Vin
6. %F2: Voltaje de alimentación VDD
7. %F3: Vout Medidor de voltaje de salida
8.
9. clc; clear all; close all; delete(instrfind);
10.    format short e;
11.    %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
   %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
12.    %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%          Paso 1
   ENTRADA    %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
13.    %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
   %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
14.    VCC= 5;                %Voltaje de alimentación del inversor
15.    VInicial= 0;           %Voltaje inicial de entrada Vin
16.    VFinal= 5;             %Voltaje final de entrada Vin
17.    Paso= 0.25;           %Tamaño de paso del voltaje de
   entrada Vin
18.    NuMediciones=5; %Permite hacer barridos consecutivos
19.    Cmpl_ds= 100E-3; %Límite de corriente de la fuente de
   alimentación del inversor
20.    Cmpl_gs= 1E-3; %Límite de corriente de la fuente de entrada
   del inversor
21.    Cmpl_out=10; %Límite del voltaje de salida que puede ser
   medido en Vout
22.
23.    tiempo_pausa = 0; %Tiempo entre mediciones (s)
24.    Nombre_archivo = 'Inversor_medicion_';
25.    Formato_archivo = '.dat';
26.    %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
   %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
27.    %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
   %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
28.    currentVGS=[]; voltageVGS=[];
29.    currentVDS=[]; voltageVDS=[];
30.    currentVOUT=[]; voltageVOUT=[];
31.
32.    s=serial('COM6'); fopen(s);          Paso 2
33.    fprintf(s, '++mode 1');
34.    fprintf(s, '++auto 0'); %instrument LISTEN
35.    fprintf(s, '++eos 3');
36.
37.    %F1:Configuración          Paso 3
38.    fprintf(s, '++addr 15');
39.    fprintf(s, '*RST'); pause(1);
40.    fprintf(s, ':SOUR:FUNC VOLT');
41.    fprintf(s, ':SOUR:VOLT:MODE FIX');
42.    fprintf(s, ':SOUR:VOLT:RANGE 20');
43.    fprintf(s, ':SOUR:VOLT:LEV %f\n',VInicial);
44.    fprintf(s, ':SENS:FUNC "CURR"');

```

45. fprintf(s, ':SENS:CURR:PROT %f\n', Cmpl_gs);	Paso 3
46. fprintf(s, ':SENS:CURR:RANG:AUTO ON');	
47.	
48. %F2:Configuración	
49. fprintf(s, '++addr 16');	
50. fprintf(s, '*RST'); pause(1);	
51. fprintf(s, ':SOUR:FUNC VOLT');	
52. fprintf(s, ':SOUR:VOLT:MODE FIX');	
53. fprintf(s, ':SOUR:VOLT:RANGE 20');	
54. fprintf(s, ':SOUR:VOLT:LEV %f\n', Vds);	
55. fprintf(s, ':SENS:FUNC "CURR"');	
56. fprintf(s, ':SENS:CURR:PROT %f\n', Cmpl_ds);	
57. fprintf(s, ':SENS:CURR:RANG:AUTO ON');	
58.	
59. %F3:Configuración	
60. fprintf(s, '++addr 17');	
61. fprintf(s, '*RST'); pause(1);	
62. fprintf(s, ':SOUR:FUNC CURR');	
63. fprintf(s, ':SOUR:CURR:MODE FIX');	
64. fprintf(s, ':SOUR:CURR:RANGE 1E-3');	
65. fprintf(s, ':SOUR:CURR:LEV 0');	
66. fprintf(s, ':SENS:FUNC "VOLT"');	
67. fprintf(s, ':SENS:VOLT:PROT %f\n', Cmpl_out);	
68. fprintf(s, ':SENS:VOLT:RANG 20');	
69.	
70. %Preparación de la figura	Paso 4
71. fl=figure('Name','Datos');	
72. a=axes('XLim',[0 60],'YLim',[0 1E-3]); axis 'auto x y';	
73. l1=line(nan,nan,'Color','r','LineWidth',2);	
74. xlabel('Vin(V)'); ylabel('Vout (V)');	
75. title('Output Voltaje');	
76. grid on; hold on;	
77.	
78. %Calcula el número total de pasos de la medición	
79. NoPasosTotal=((VFinal-VInicial)/Paso)+1;	
80. %Hace el barrido con los valores indicados por el usuario (VInical, VFinal, Paso)	
81.	Paso 5
82. fprintf(s, '++addr 15');	
83. fprintf(s, ':OUTP ON');	
84. fprintf(s, '++addr 16');	
85. fprintf(s, ':OUTP ON');	
86. fprintf(s, '++addr 17');	
87. fprintf(s, ':OUTP ON');	
88.	
89. for j=1:(NuMediciones)	Paso 6
90.	
91.	
92. for i=0:(NoPasosTotal-1)	
93. Vgs=i*((VFinal-VInicial)/(NoPasosTotal- 1))+VInicial;	
94. fprintf(s, '++addr 15');	
95. fprintf(s, ':SOUR:VOLT:LEV %f\n', Vgs);	
96. pause(0.5);	
97. %Lee los resultados	
98. fprintf(s, ':READ?');	
99. fprintf(s, '++auto 1'); %instrument TALK	

```

100.         respuestaVgs=fscanf(s);
101.         fprintf(s, '++auto 0');
102.
103.         fprintf(s, '++addr 16');
104.         fprintf(s, ':READ?');
105.         fprintf(s, '++auto 1'); %instrument TALK
106.         respuestaVds=fscanf(s);
107.         fprintf(s, '++auto 0');
108.
109.         fprintf(s, '++addr 17');
110.         fprintf(s, ':READ?');
111.         fprintf(s, '++auto 1'); %instrument TALK
112.         respuestaVout=fscanf(s);
113.         fprintf(s, '++auto 0');
114.
115.         i=i+1;
116.
117.         %Guarda los resultados en una variable
118.         VoltajeAplicadoVgs(i,1)=str2num(respuestaVgs(1:13
119.         ));
120.         CorrienteMedidaVgs(i,1)=str2num(respuestaVgs(14:2
121.         7));
122.         VoltajeAplicadoVds(i,1)=str2num(respuestaVds(1:13
123.         ));
124.         CorrienteMedidaVds(i,1)=str2num(respuestaVds(14:2
125.         7));
126.         VoltajeMedidoVout(i,1)=str2num(respuestaVout(1:13
127.         ));
128.
129.         %Grafica las mediciones
130.         set(l1,'YData',VoltajeMedidoVout(1:i),'Xdata',Vol
131.         tajeAplicadoVgs(1:i));
132.         set(l2,'YData',CorrienteMedidaVds(1:i),'Xdata',Vo
133.         ltajeAplicadoVgs(1:i));
134.         %disp(current)
135.         drawnow
136.         end
137.
138.         hold on;
139.         fprintf(s, '++addr 17');
140.         fprintf(s, 'OUTP OFF');
141.         fprintf(s, '++addr 16');
142.         fprintf(s, 'OUTP OFF');
143.         fprintf(s, '++addr 15');
144.         fprintf(s, ':OUTP OFF');
145.
146.         j=j+1;
147.
148.         datos=[VoltajeAplicadoVgs,CorrienteMedidaVgs,VoltajeAplicadoV
149.         ds,CorrienteMedidaVds,VoltajeMedidoVout];
150.         save(strcat(Nombre_archivo,int2str(j-
151.         1),Formato_archivo),'datos','-ascii');
152.         pause(tiempo_pausa);
153.         end
154.
155.         fclose(s);
156.         delete(s);
157.         clear s;

```

Paso 6

Paso 7

Con el programa anterior se analizaron 3 inversores con diferentes características geométricas, todos con una resistencia de carga de $100\text{K}\Omega$ y un VCC de 5V . Para cada análisis se hicieron cinco mediciones consecutivas. A continuación se muestran las curvas de salida de cada uno de los inversores analizados.

Inversor 1: $W = 40\mu\text{m}$ $L = 10\mu\text{m}$

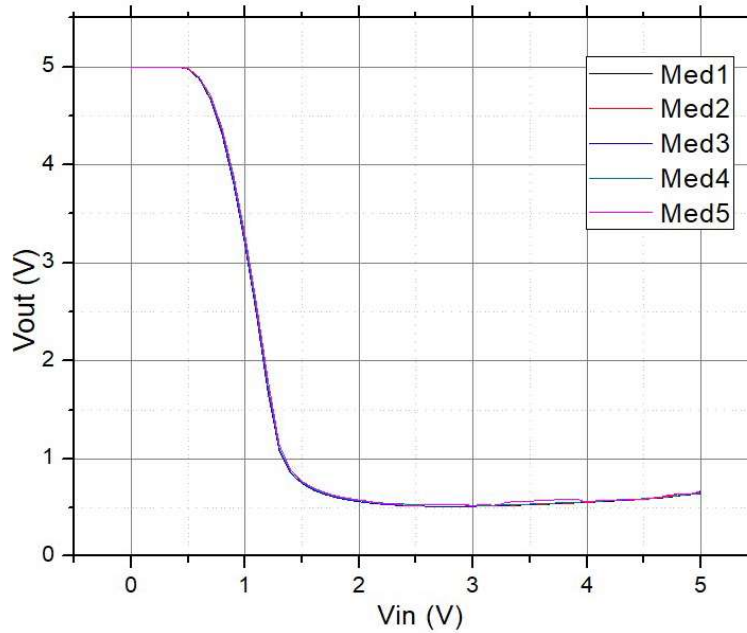


Figura 33. Gráfica de una serie de 5 mediciones de un inversor 4010.

Inversor 2: $W = 40\mu\text{m}$ $L = 20\mu\text{m}$

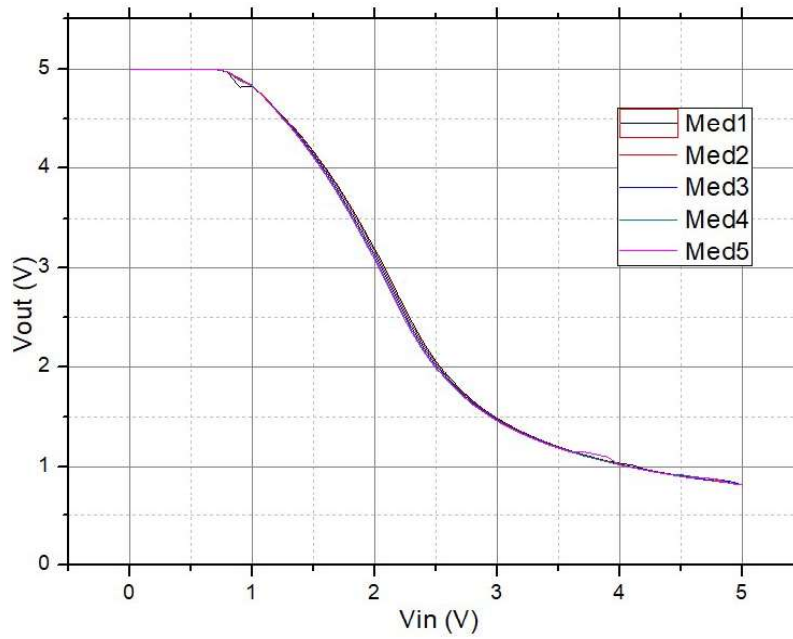


Figura 34. Gráfica de una serie de 5 mediciones de un inversor 4020.

Inversor 3: $W = 40\mu\text{m}$ $L = 40\mu\text{m}$

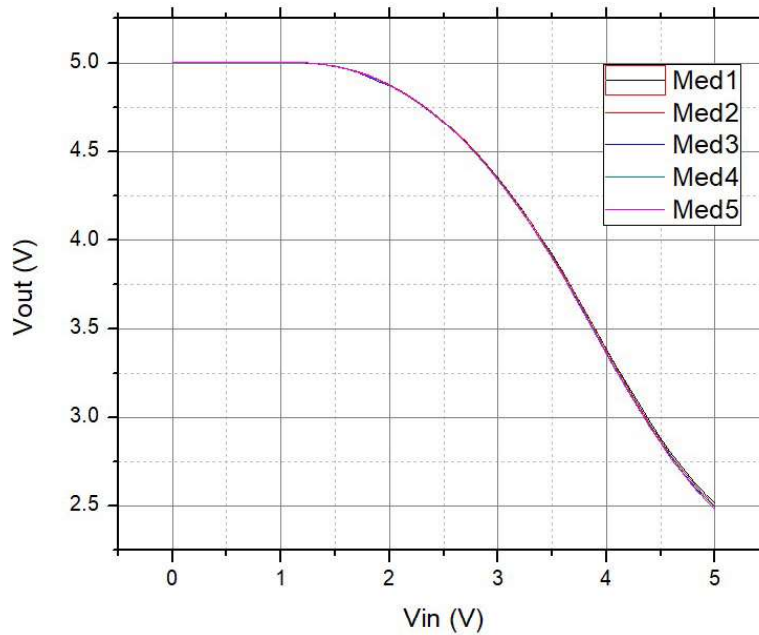


Figura 35. Gráfica de una serie de 5 mediciones de un inversor 4040.

Haciendo una ampliación en la región de transferencia se puede observar un corrimiento del valor de V_T en cada inversor.

Inversor 1: $W = 40\mu\text{m}$ $L = 10\mu\text{m}$

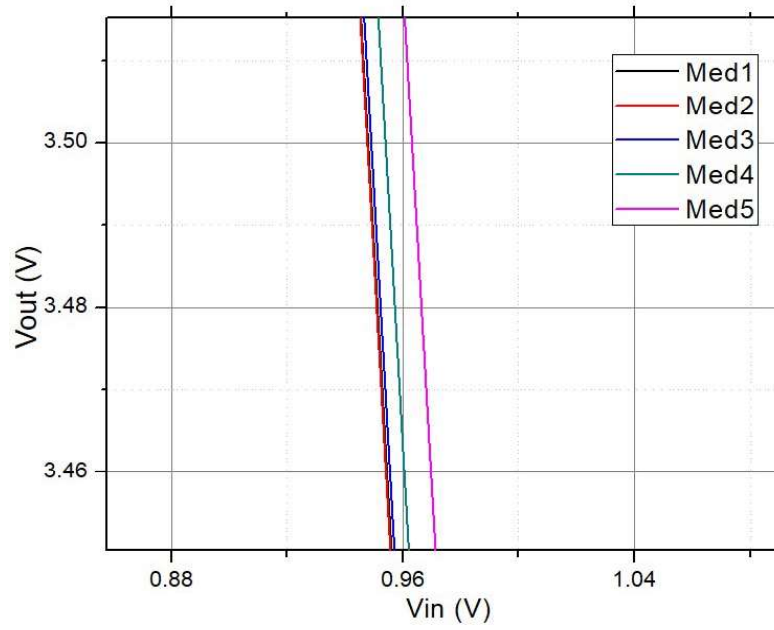


Figura 36. Zona donde se aprecia un corrimiento del VT del inversor

Inversor 1: $W = 40\mu\text{m}$ $L = 20\mu\text{m}$

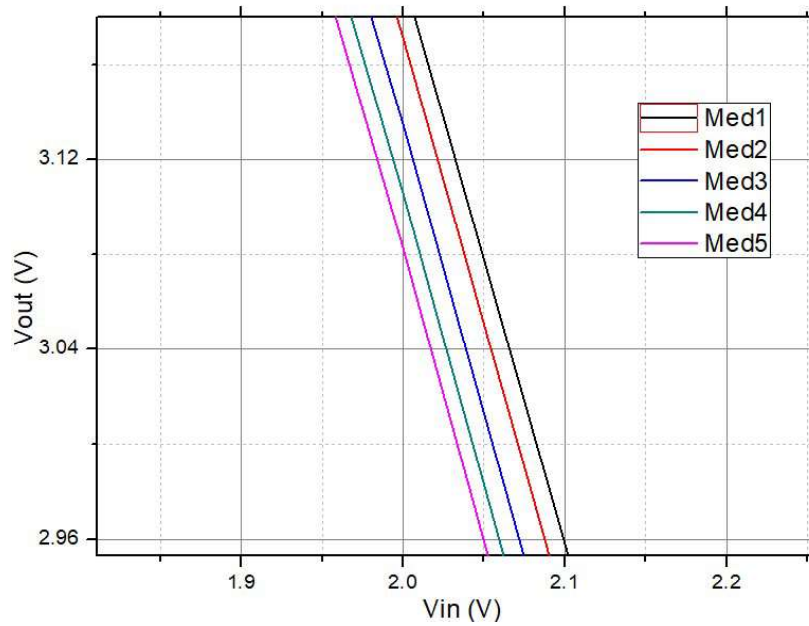


Figura 37. Zona donde se aprecia un corrimiento del VT del inversor

Inversor 1: $W = 40\mu\text{m}$ $L = 40\mu\text{m}$

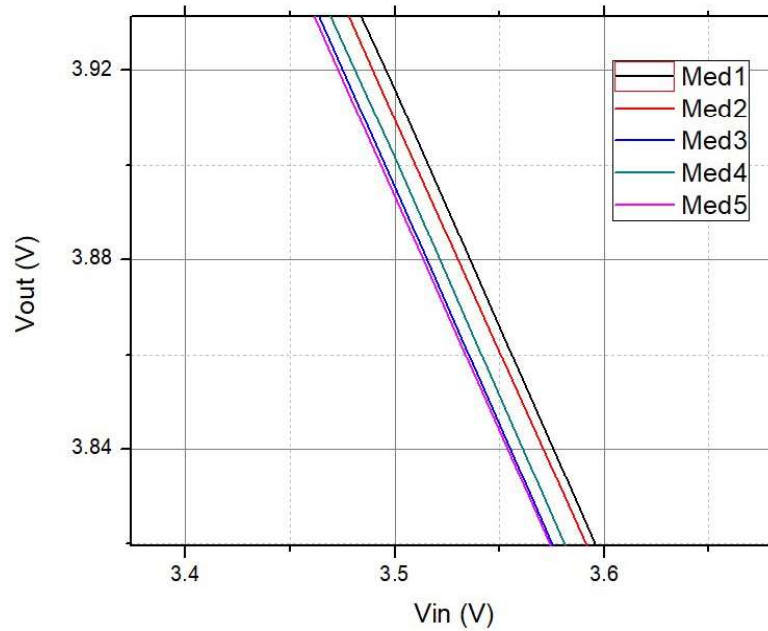


Figura 38. Zona donde se aprecia un corrimiento del V_T del inversor

En base al procedimiento de extracción descrito en la sección anterior, en las siguientes tablas se presentan los valores del voltaje de umbral, el parámetro geométrico K y la movilidad, obtenidos a partir de las mediciones de las curvas experimentales para cada inversor.

Inversor 4010

Tabla 7. Valores de V_T , K y movilidad de inversor 4010

	V_T (V)	K (A/V^2)	Movilidad (cm^2/Vs)
Medición 1	0.46186	6.28E-06	4.91
Medición 2	0.46772	6.44E-06	5.03
Medición 3	0.46766	6.40E-06	5.00
Medición 4	0.47526	6.47E-06	5.06
Medición 5	0.48784	6.57E-06	5.13

Inversor 4020

Tabla 8. Valores de VT, K y movilidad de inversor 4020

	VT (V)	K (A/V ²)	Movilidad (cm ² /Vs)
Medición 1	0.2981	3.76E-06	2.94
Medición 2	0.3989	3.52E-06	2.75
Medición 3	0.5138	3.28E-06	2.57
Medición 4	0.6031	3.12E-06	2.43
Medición 5	0.6734	2.99E-06	2.34

Inversor 4040

Tabla 9. Valores de VT, K y movilidad de inversor 4040

	VT (V)	K (A/V ²)	Movilidad (cm ² /Vs)
Medición 1	1.2533	2.13E-06	6.64
Medición 2	1.2783	2.19E-06	6.85
Medición 3	1.2589	2.18E-06	6.82
Medición 4	1.2630	2.18E-06	6.81
Medición 5	1.2577	2.18E-06	6.81

A continuación, se mostrarán las gráficas de los valores de VT obtenidos en los tres inversores analizados.

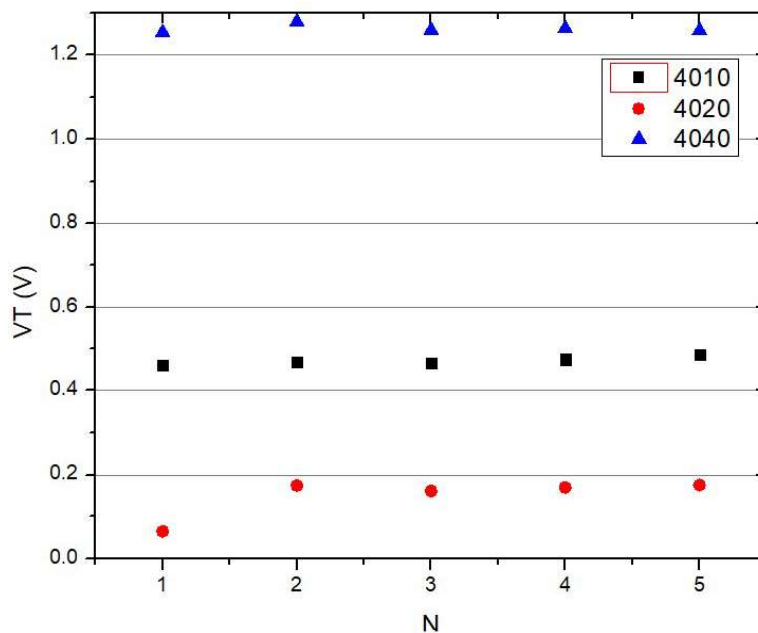


Figura 39. Valores de VT obtenidos de cada inversor.

Como se puede observar en la Fig. 39, la variación más importante del VT se presenta entre la medición 1 y la medición 2. Para poder conocer cuál es la razón de cambio del valor de VT, se realizó el cálculo de $\Delta VT = VT_n - VT_1$, los valores obtenidos se muestran en la siguiente tabla, así como la gráfica correspondiente.

	ΔVT 4010 (V)	ΔVT 4020 (V)	ΔVT 4040 (V)
Medición 1	0	0	0
Medición 2	0.0059	0.101	0.025
Medición 3	0.0058	0.216	0.006
Medición 4	0.0134	0.305	0.010
Medición 5	0.0260	0.375	0.004

Tabla 10. Valores de ΔVT de cada inversor

En la gráfica 40 se muestra el ΔVT de los tres transistores analizados. Como se puede observar, el transistor con 4020 es el que presenta un mayor efecto del estrés eléctrico sobre el VT. Por otro lado, el transistor 4040 es el que muestra un cambio

menor, con un $\Delta V_T = 0.01V$. Aparentemente, el incremento en la longitud del canal del transistor de control del transistor permite reducir el efecto del estrés eléctrico sobre el V_T en los inversores. Este es un resultado importante porque es un aspecto que se debería de considerar en el diseño de circuitos de aplicación basados en inversores diseñados con TFTs. Sin embargo, es necesario continuar investigando más a profundidad este fenómeno.

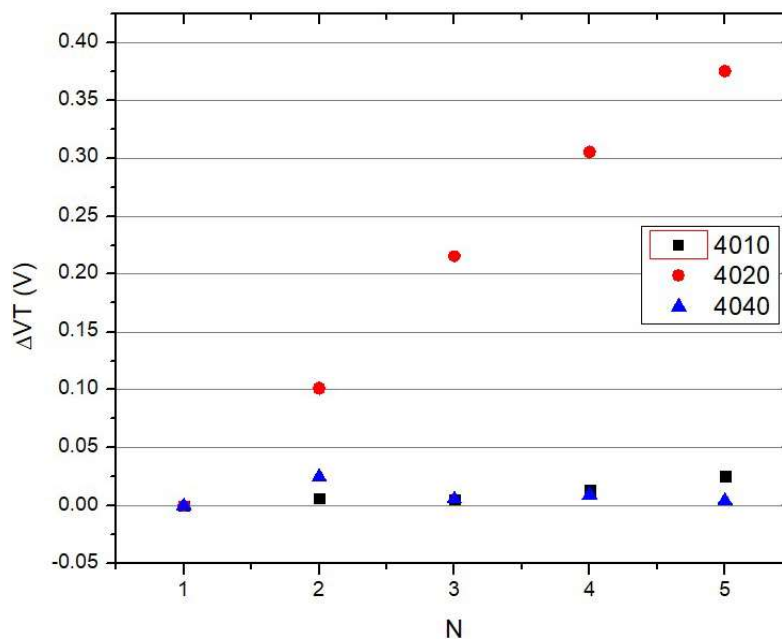


Figura 40. Gráfica de ΔV_T de cada inversor

La ganancia de salida es una de las características importantes en análisis de los inversores. Idealmente se desea que el inversor tenga una ganancia infinita para que la transición de uno lógico a cero lógico sea muy abrupta. Un aspecto investigar en este trabajo es el efecto del estrés eléctrico sobre este parámetro. Es importante resaltar que existen muy pocos trabajos que han investigado este tema. En las tablas se muestran los valores de ganancia (GAIN) calculados para cada medición

de cada inversor, así como el nivel de voltaje de conmutación VS el cual es el voltaje de entrada para el cual se alcanza el máximo valor de la ganancia.

Tabla 11. Valores de Ganancia de cada medición y el valor de VIN donde se presenta dicha ganancia para el inversor 4010.

	VS (V)	GAIN
Medición 1	1.1	7.445
Medición 2	1.1	7.4878
Medición 3	1.1	7.4535
Medición 4	1.1	7.3897
Medición 5	1.1	7.3370

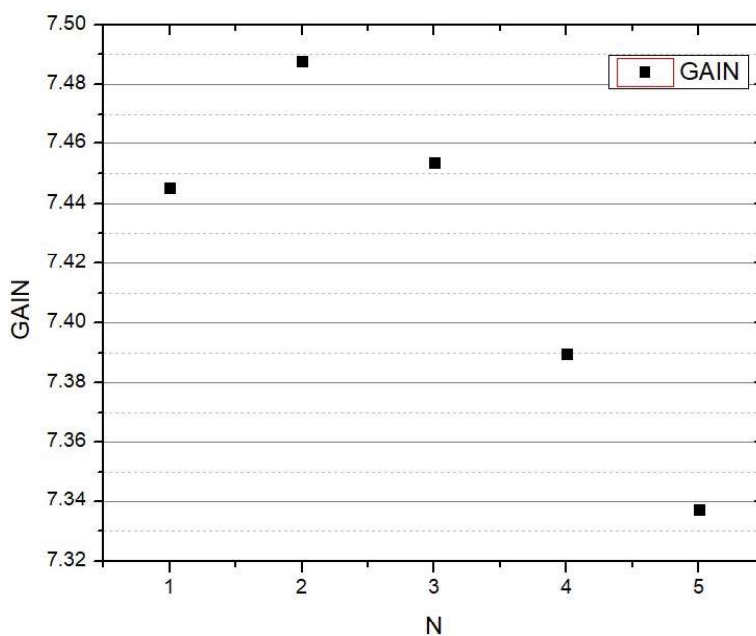


Figura 41. Gráfica de ganancia para cada medición del inversor 4010.

Tabla 12. Valores de Ganancia de cada medición y el valor de VIN donde se presenta dicha ganancia para el inversor 4020.

	VS (V)	GAIN
Medición 1	2.1	2.4612
Medición 2	2.1	2.4603
Medición 3	2.1	2.4647
Medición 4	2.1	2.4715
Medición 5	2.1	2.4746

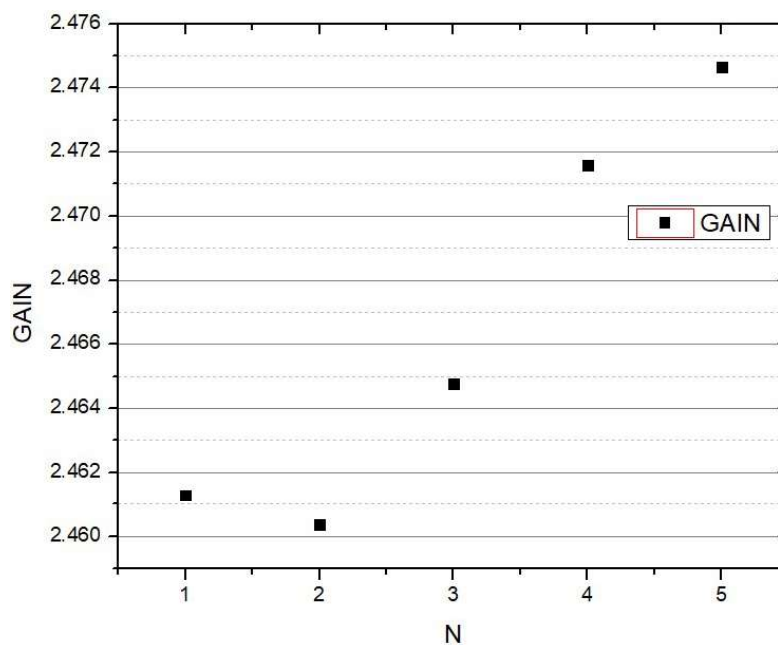


Figura 42. Gráfica de ganancia para cada medición del inversor 4020.

Tabla 13. Valores de Ganancia de cada medición y el valor de VIN donde se presenta dicha ganancia para el inversor 4040.

	VS (V)	GAIN
Medición 1	3.9	1.0818
Medición 2	4	1.0940
Medición 3	3.9	1.0999
Medición 4	4	1.0999
Medición 5	3.9	1.0957

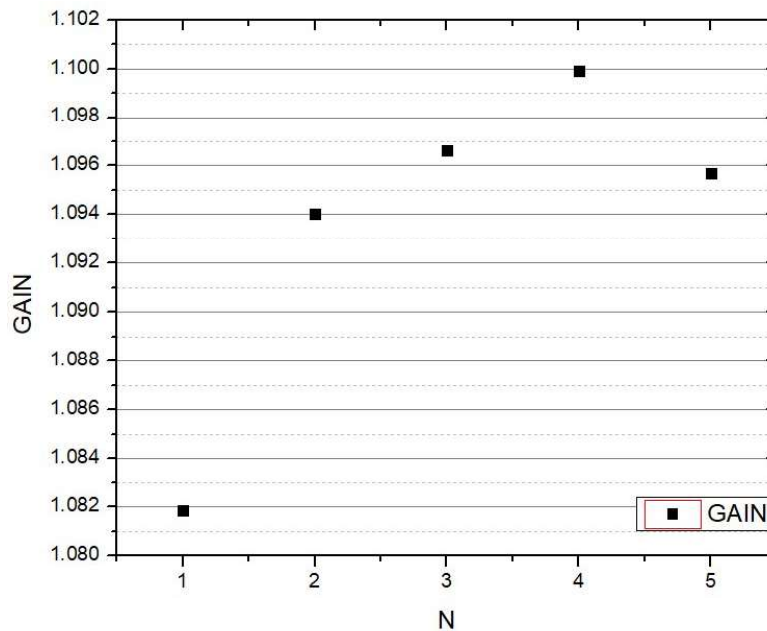


Figura 43. Gráfica de ganancia para cada medición del inversor 4040.

Como se puede observar en las Tablas 11, 12 y 13, el voltaje de conmutación del inversor prácticamente no cambia por efecto del cambio del VT por el estrés eléctrico.

En las Fig. 41, 42 y 41 se observa que, en el peor de los casos, esto es en el inversor con transistor 4010, donde la ganancia disminuye, la reducción de este parámetro es apenas de una décima, lo que puede considerarse despreciable. Mientras que en el caso de los inversores con transistor 4020 y 4040, la ganancia de salida de los inversores crece ligeramente.

Estos resultados son importantes porque permiten observar que, cuando menos para este tipo de transistores, el efecto del VT sobre las características de los inversores de carga activa no es significativo, por lo que podrían diseñarse circuitos de aplicación.

5. Conclusiones

El presente trabajo servirá como punto de partida para la investigación del efecto del estrés en inversores fabricados en base a transistores de película delgada.

Los resultados permitirán establecer acciones o realizar diseños enfocados a reducir el efecto del estrés eléctrico en la funcionalidad de los circuitos digitales desarrollados a partir de tecnología de área amplia.

Se desarrollo la infraestructura de software necesaria para realizar las mediciones de forma automática.

Se estudió y aplicó la metodología de caracterización eléctrica de transistores de película delgada.

Se analizaron los efectos del estrés eléctrico sobre transistores de película delgada operando de forma independiente y en modo de CD.

Una conclusión importante es que, en el análisis de los transistores de forma independiente del circuito de aplicación, el efecto del estrés eléctrico es mayor conforme la longitud del canal del transistor es menor. Una teoría que surge de estas observaciones es que en dispositivos de canal más pequeño, los efectos del campo eléctrico formado por la polarización entre drenador y fuente pueden ser mayores y por lo tanto sumarse a los efectos del estrés eléctrico producido por el campo eléctrico debido a la polarización de la compuerta. Sin embargo, estos aspectos requieren del desarrollo de un proyecto de investigación específico para tal efecto, el cual se realizará en un futuro por el grupo de investigación.

Se propone una metodología de extracción de parámetros del transistor de película delgada como parte del circuito inversor.

Se analizó los efectos del estrés eléctrico en inversores de carga resistiva.

Dos observaciones preliminares que hablan de la posibilidad de utilizar estos transistores en el desarrollo de circuitos de aplicación basados en la topología de los inversores de carga resistiva son los siguientes:

El efecto del estrés eléctrico sobre el voltaje de conmutación del inversor es prácticamente nulo. De forma similar, aun cuando la ganancia del inversor se modifica por el efecto del estrés eléctrico. En la mayoría de los casos el efecto fue marginal e incluso en algunos casos la ganancia de salida del inversor, el valor mejoro.

Estos resultados permiten suponer que el funcionamiento de estos circuitos en condiciones de operación no se vería afectado negativamente por el estrés eléctrico producto de la polarización del dispositivo durante su tiempo de operación.

Se encontró que utilizar un método de extracción que prescinde de la resistencia parasita intrínseca de la construcción del transistor puede modificar el valor de V_T obtenido.

6. Trabajos futuros

Es necesario integrar los programas de caracterización eléctrica desarrollados en un solo sistema que sea utilizable.

Es importante ampliar la investigación para identificar el efecto de otros parámetros como la resistencia de carga, el voltaje de polarización, la frecuencia de operación, etc.

Es preciso realizar una validación más profunda del método de extracción de parámetros del V_T de TFTs dentro de los circuitos inversores. Una opción es utilizar la simulación como herramienta de validación.

Como parte de la validación del método de extracción del V_T en TFTs que forman parte de circuitos inversores de carga resistiva es necesario estimar el efecto de la

resistencia de carga y/o el tamaño del transistor sobre el porcentaje de efectividad del método de extracción o sobre el porcentaje de error obtenido en el parámetro extraído

Analizar el efecto del estrés eléctrico “en cascada” que se pudiera dar en circuitos de inversores consecutivos, o en circuitos amplificadores multietapas. El estudio de la variación del punto de operación de los transistores que integran estos circuitos por efecto del tiempo de estrés eléctrico podría dar una idea de la funcionabilidad o los problemas que podrían existir al incluir estos transistores en circuitos de aplicación.

7. Resultados académicos

Como parte de las actividades del equipo de investigación, se participó en la Bienal de Ciencia y Tecnología 2018, organizada por la Universidad Autónoma del Estado de México (UAEMex) con el trabajo titulado “*Estudio del estrés eléctrico en circuitos digitales fabricados a partir de Transistores de Película Delgada (TFT) de óxido de zinc (ZnO)*”. Llegando a la fase final de la misma.

Para dicho trabajo se fabricaron TFTs en de óxido de Zinc (ZnO) en el Centro de Nanociencias y Micro y Nanotecnologías del Instituto Politécnico Nacional (CNMN-IPN). Los TFTs se caracterizaron usando los programas descritos en este trabajo.

Con esto, se dio pauta a ampliar el estudio a TFTs de Oxido de Indio, Galio, Zinc (IGZO). Así como a estudiar el comportamiento de celdas digitales creadas a partir de TFTs de IGZO, trabajo que se expuso en este escrito.

8. Referencias

1. A. Ortiz-Conde, F. J. G.-S. J. M. A. T. B. J. J. L. C.-S. H., 2012. Revisiting MOSFET threshold voltage extraction methods. Elsevier.
2. Brotherton, S., 2013. Introduction to Thin Film Transistors. s.l.:Springer.
3. Edward Namkyu Cho, J. H. K. I. Y., 2011. Effects of channel thickness variation on bias stress instability of InGaZnO thin-film transistors. *Microelectronics Reliability*, p. 4.
4. Jorge Martins, P. B. ,. A. R. A. K. R. M. E. F. a. P. B., 2017. Bias Stress and Temperature Impact on InGaZnO TFTs and Circuits. *Materials*, p. 10.
5. Jun Li, H.-P. L. F. Z. W.-Q. Z. X.-Y. J. Z.-L. Z., 2011. Suppression of bias stress-induced degradation of pentacene-TFT using MoOx interlayer. *Current Applied Physics*, p. 4.
6. Karim S. Karim, A. N. M. H. a. W. I. M., 2004. Drain-Bias Dependence of Threshold Voltage Stability of Amorphous Silicon TFTs. *IEEE ELECTRON DEVICE LETTERS*, 25(4), p. 3.
7. Kihwan Kim, S. J. H. L. M. S. H. C. a. B. C., 2019. Degradation Model of a-IGZO TFT due to High Drain Bias Stress. *ECS Journal of Solid State Science and Technology*, p. 7.
8. M. Ghittorelli, F. T. J.-L. D. S. C. G. A. T. G. H. G. E. C. Z. M. K.-V., 2015. Physical-based Analytical Model of Flexible a-IGZO TFTs Accounting for Both Charge Injection and Transport. *International Electron Devices Meeting*, p. 4.
9. Masaya Kondo, T. U. M. A. N. N. M. S. Y. N. T. A. S. Y. a. T. S., 2018. Design of Ultraflexible Organic Differential Amplifier Circuits for Wearable Sensor Technologies. *INTERNATIONAL CONFERENCE ON MICROELECTRONIC TEST STRUCTURES*, p. 6.
10. Melissa J. Chow, B. S. Y. H. M. M. P. J. E. A. Y. L. P. M. L. a. W. S. W., 2016. Transistor Sizing for Bias-Stress Instability Compensation in Inkjet-Printed Organic Complementary Inverters. *ELECTRON DEVICE LETTERS*, p. 4.
11. N. Arpatzanis, A. H. D. T. C. D. F. T. M. O. G. K., 2007. Degradation of n-channel a-Si:H/nc-Si:H bilayer thin-film. Elsevier, p. 6.

12. R. García, I. M. J. E. M.-S. L. L. S.-V. A. M., 2013. Electrical stress in CdS thin film transistors using HfO₂ gate dielectric. Applied physics letters.
13. R. Garcia, I. M. J. T. J. E. M. A. M. M. A. S. M. Q., 2018. A Compact Drain Current Model for Thin-Film. IEEE TRANSACTIONS ON ELECTRON DEVICES.
14. Ryu, K. e. a., 2010. Bias-Stress Effect in Pentacene Organic Thin-Film Transistors. Institute of Electrical and Electronics Engineers.
15. Street, R. A., 1991. Hydrogenated Amorphous Silicon. Cambridge University Press.
16. Winnie P. Mathews, R. N. P. V. T. L. A., 2012. Influence of Extended Bias Stress on the Electrical Parameters of Mixed Oxide Thin Film Transistors. Scientific Research, p. 5.
17. Won-Seok Lee, M. M. J.-S. K.-K. T. I.-C. C. J.-Y. K. J.-U. H. J.-H. C. M.-G. H., 2018. Spice model for detection of dynamic threshold voltage shift during failure analysis of oxide TFT-based AMD gate drivers. Journal of the SID, p. 9.