UNIVERSIDAD AUTÓNOMA DEL ESTADO DE MÉXICO

UNIDAD ACADÉMICA PROFESIONAL TIANGUISTENCO

PROGRAMA DE ESTUDIOS: LICENCIATURA EN INGENIERÍA EN SOFTWARE

UNIDAD DE APRENDIZAJE: LÓGICA DIGITAL
Unidad de competencia II. Circuitos combinacionales.

Temas :

II.2 Método de mapas de Karnaugh .

Créditos institucionales de la UA: 8
Material visual: Diapositivas

ELABORADO POR: JOSÉ LUIS TAPIA FABELA.

JUNIO 2015.

Objetivo de la Unidad de Aprendizaje

- El propósito de la Unidad de Aprendizaje es diseñar circuitos digitales mediante el uso de técnicas de análisis y diseño de sistemas digitales así como los teoremas que apoyen el análisis de circuitos.

Objetivo de la Unidad Temática

- Analizar y diseñar circuitos lógicos combinacionales empleando circuitos integrados de pequeña y mediana escala de integración.

Competencias genéricas de la Unidad de Aprendizaje

- Conocer y aplicar de manera eficiente y eficaz los métodos de análisis y solución de circuitos digitales, el funcionamiento y aplicación de estos en la solución de problemas prácticos de su vida profesional.
- Poseer los conocimientos necesarios y suficientes que le permitan continuar con los estudios en las áreas subsecuentes como programación de micro controladores.

Prerrequisitos

- Los prerrequisitos que debe cumplir el estudiante para comprender apropiadamente el tema desarrollado son conocimientos de: Física básica, de circuitos eléctricos y matemáticas

Contenido

Diseño combinacional de circuitos lógicos.

Método de mapas de Karnaugh

Conclusiones

Diseño combinacional de circuitos lógicos

Diseño combinacional de circuitos lógicos

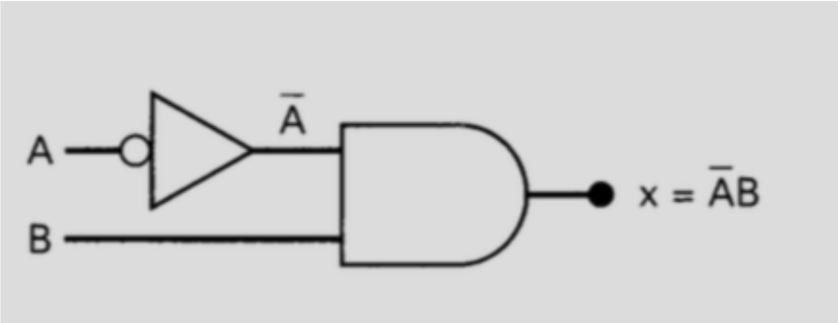
- Cuando se dan los niveles lógicos de salida para todas las posibles condiciones de entrada de un circuito lógico, el resultado puede desplegarse en una tabla de verdad. De la tabla de verdad se puede derivar una expresión Booleana para el circuito. Por ejemplo considere la siguiente tabla:

A	B	x
0	0	0
0	1	1
1	0	0
1	1	0

- La tabla muestra que el circuito tiene dos entradas A , B y una salida x. Cuando A=0 y B=0 la salida x toma el valor de 1.

Diseño combinacional de circuitos lógicos

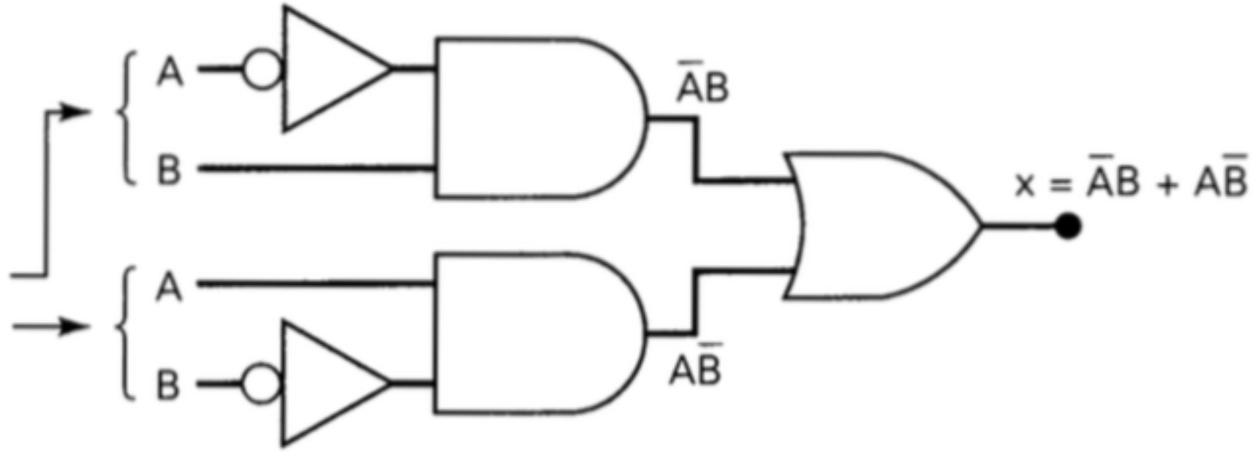
- Ahora se procede a determinar que circuito lógico produce la operación deseada. Parece ser que el circuito que se muestra a continuación cumple con las condiciones. Se usa una compuerta AND con entradas A´ y B, así que la salida x=A´B. Obviamente x solo será uno cuando ambas entradas sean uno y como se tiene A´, entonces el circuito tendrá una salida de uno cuando A=0 y B=1. Para cualquier otro valor el circuito tendrá valor de cero.



Diseño combinacional

- Consideremos el caso de la tabla de abajo, se tienen dos entradas A , B y una salida x, donde x es uno en dos diferentes casos: A=0, B=1 y A=1, B=0.

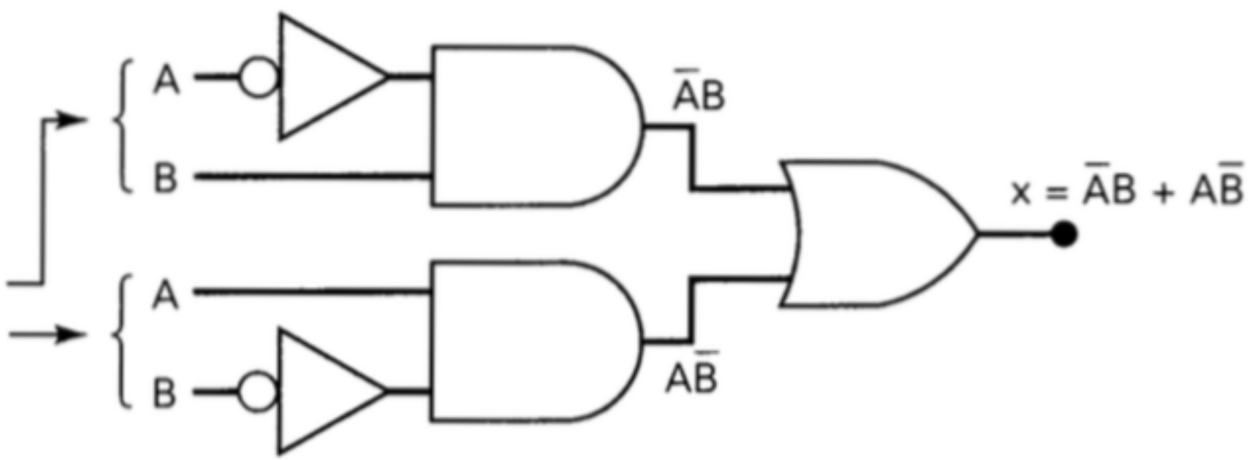
A	B	x
0	0	0
0	1	1
1	0	1
1	1	0



Diseño combinacional

- Sabemos que una AND aplicada a los términos A´ y B producirá un uno para la condición A=0, B=1 y que una AND aplicada a los términos A , B´ produce un uno para la condición A=1 y B=0; como x debe ser uno en cualquiera de los dos casos anteriores esta claro que se debe aplicar una OR a las salidas de la compuertas AND.

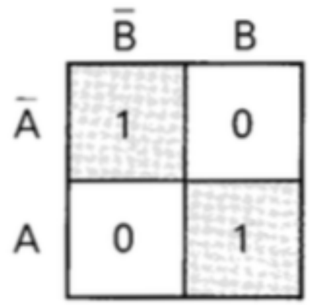
A	B	x
0	0	0
0	1	1
1	0	1
1	1	0



II.2 Método de mapas de Karnaugh

Mapa de Karnaugh

- Un mapa de Karnaugh (abreviado mapa K) es una herramienta gráfica usada para simplificar una ecuación lógica o para convertir una tabla de verdad en su correspondiente circuito lógico. Aunque un mapa K puede usarse para resolver problemas con cualquier número de variables de entrada en la práctica se usa como máximo para cinco o seis variables.



Formato de un mapa de K

- Un mapa de K al igual que una tabla de verdad muestra la relación entre las entradas lógicas y las salidas deseadas. La siguiente figura un mapa de K de dos variables y su correspondencia con su tabla de verdad.

A	B	X	
0	0	1	$\rightarrow \bar{A}\bar{B}$
0	1	0	
1	0	0	
1	1	1	$\rightarrow AB$

$$\left\{ x = \bar{A}\bar{B} + AB \right\}$$

	$\bar{B}$	B
$\bar{A}$	1	0
A	0	1

Mapa de K de tres variables

A	B	C	X	
0	0	0	1	$\rightarrow \bar{A}\bar{B}\bar{C}$
0	0	1	1	$\rightarrow \bar{A}\bar{B}C$
0	1	0	1	$\rightarrow \bar{A}B\bar{C}$
0	1	1	0	
1	0	0	0	
1	0	1	0	
1	1	0	1	$\rightarrow AB\bar{C}$
1	1	1	0	

$$\left\{ \begin{aligned} X = {} & \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C \\ & + \bar{A}B\bar{C} + AB\bar{C} \end{aligned} \right\}$$

(b)

	$\bar{C}$	C
$\bar{A}\bar{B}$	1	1
$\bar{A}B$	1	0
AB	1	0
$A\bar{B}$	0	0

Mapa de K de cuatro variables

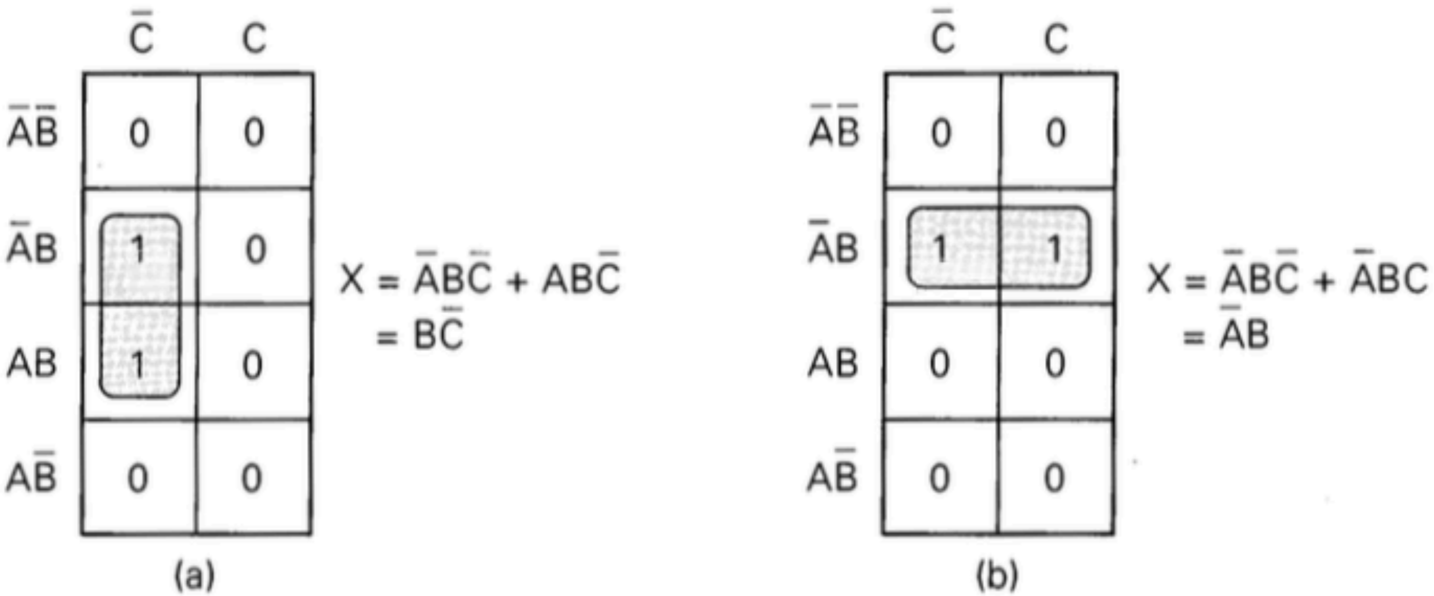
A	B	C	D	X	
0	0	0	0	0	
0	0	0	1	1	$\rightarrow \bar{A}\bar{B}\bar{C}D$
0	0	1	0	0	
0	0	1	1	0	
0	1	0	0	0	
0	1	0	1	1	$\rightarrow \bar{A}B\bar{C}D$
0	1	1	0	0	
0	1	1	1	0	
1	0	0	0	0	
1	0	0	1	0	
1	0	1	0	0	
1	0	1	1	0	
1	1	0	0	0	
1	1	0	1	1	$\rightarrow AB\bar{C}D$
1	1	1	0	0	
1	1	1	1	1	$\rightarrow ABCD$

$$\left\{ \begin{aligned} X = {} & \bar{A}\bar{B}\bar{C}D + \bar{A}B\bar{C}D \\ & + AB\bar{C}D + ABCD \end{aligned} \right\}$$

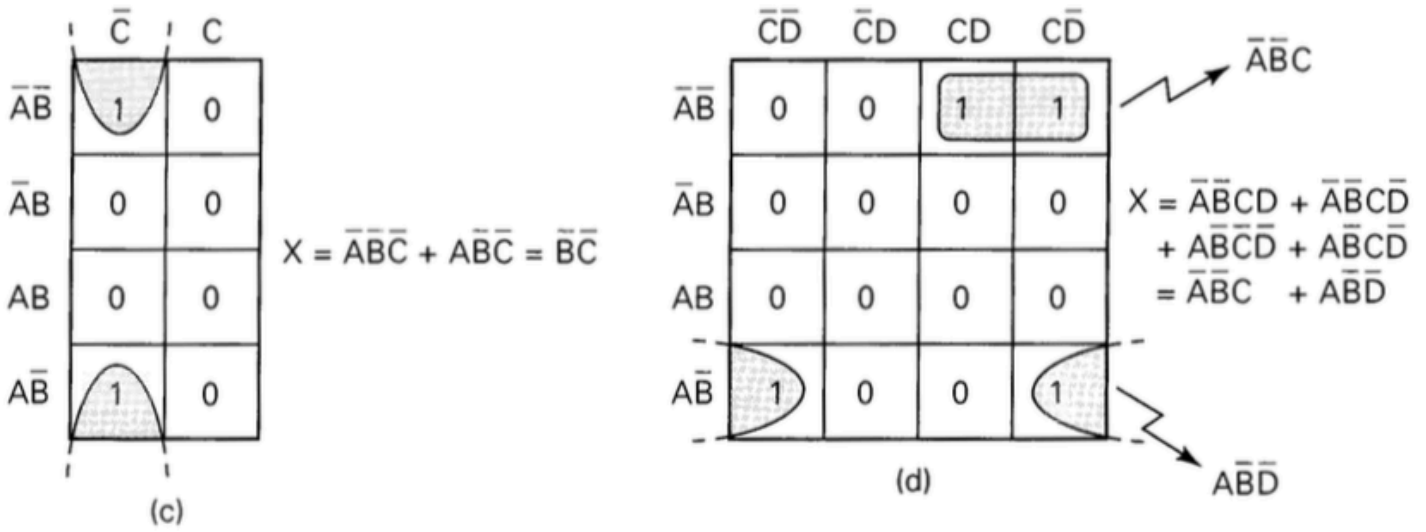
	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	1	0	0
$\bar{A}B$	0	1	0	0
AB	0	1	1	0
$A\bar{B}$	0	0	0	0

Agrupación de pares

$$\begin{aligned} X &= \overline{A}B\overline{C} + AB\overline{C} \\ &= B\overline{C}(\overline{A} + A) \\ &= B\overline{C}(1) = B\overline{C} \end{aligned}$$



Agrupación de pares



Agrupación de cuatro términos

$$
\begin{aligned}
X &= \overline{A}\,\overline{B}C + \overline{A}BC + ABC + A\overline{B}C \\
&= \overline{A}C(\overline{B} + B) + AC(B + \overline{B}) \\
&= \overline{A}C + AC \\
&= C(\overline{A} + A) = C
\end{aligned}
$$

	$\overline{C}$	C
$\overline{A}\,\overline{B}$	0	1
$\overline{A}B$	0	1
AB	0	1
$A\overline{B}$	0	1

X = C

Agrupación de cuatro términos

	$\overline{C}\overline{D}$	$\overline{C}D$	CD	$C\overline{D}$
$\overline{A}\overline{B}$	0	0	0	0
$\overline{A}B$	0	0	0	0
AB	1	1	1	1
$A\overline{B}$	0	0	0	0

$X = AB$

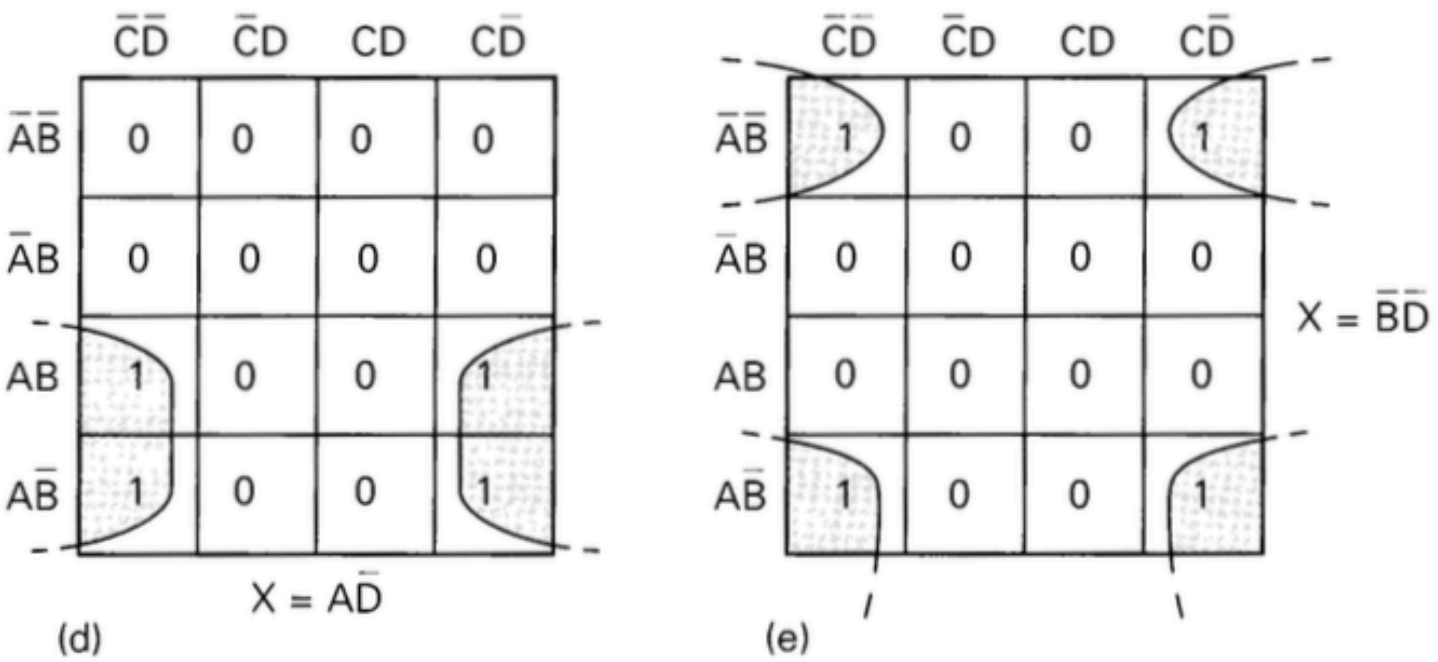
(b)

	$\overline{C}\overline{D}$	$\overline{C}D$	CD	$C\overline{D}$
$\overline{A}\overline{B}$	0	0	0	0
$\overline{A}B$	0	1	1	0
AB	0	1	1	0
$A\overline{B}$	0	0	0	0

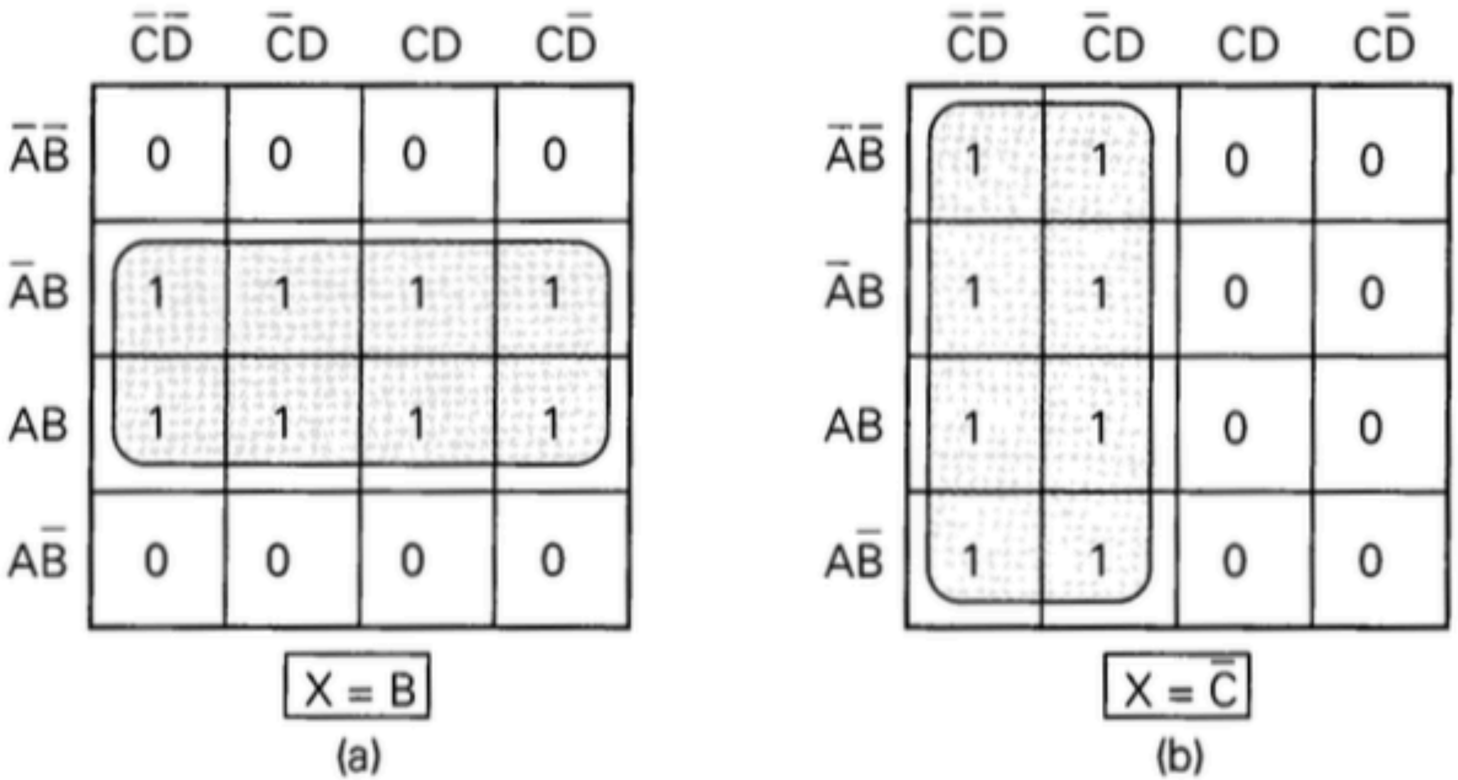
$X = BD$

(c)

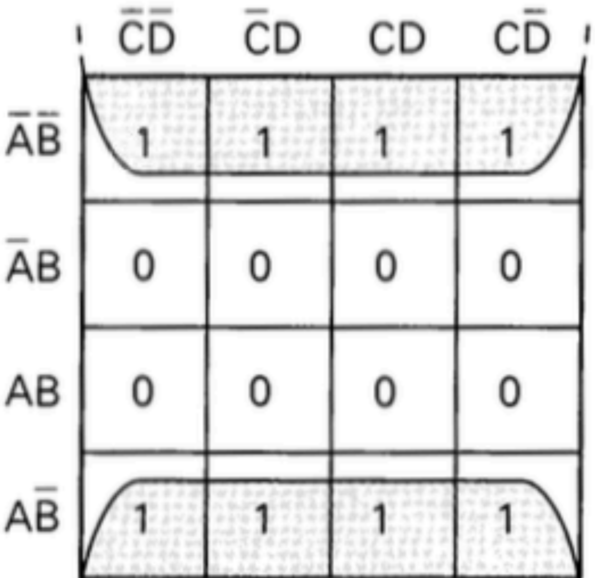
Agrupación de cuatro términos



Agrupación de ocho términos

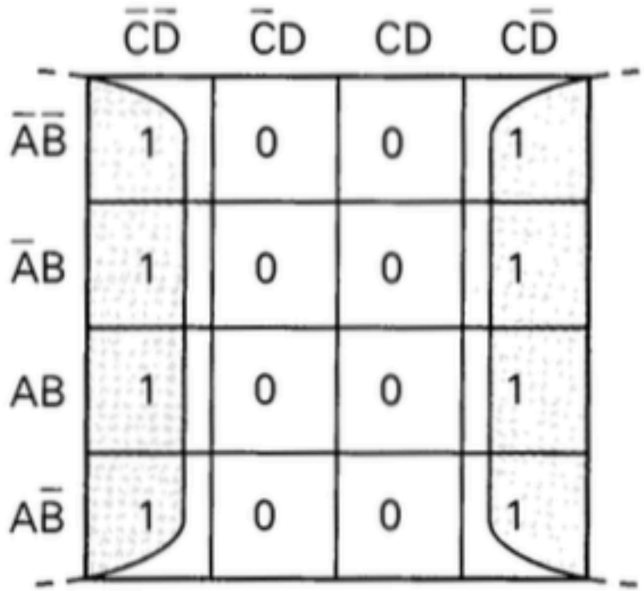


Agrupación de ocho términos



$X = \overline{B}$

(c)



$X = \overline{D}$

(d)

Pasos para reducir una expresión Booleana usando el método de mapas de K.

1. Construye el mapa y coloca los unos y ceros en los cuadros correspondientes de acuerdo a la tabla de verdad.

2. Examina el mapa y busca 1 que no sean adyacentes a otros 1s, estos son conocidos como 1´s aislados.

3. A continuación busca esos 1 que son adyacentes solamente a otro 1 y agrupa ese par de unos.

4. Agrupa cualquier octeto de términos incluso si contiene términos que ya han sido agrupados

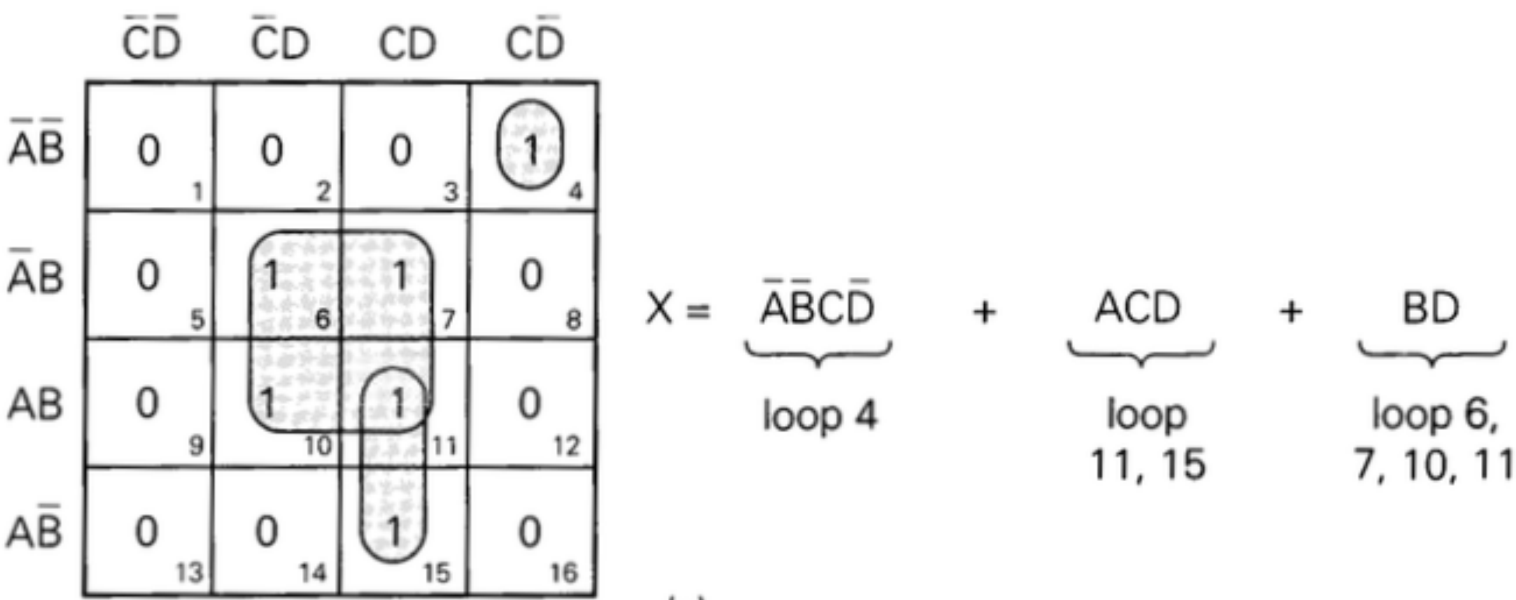
Pasos para reducir una expresión Booleana usando el método de mapas de K.

5. Agrupa cualquier cuarteto de términos que contenga uno o mas términos que no han sido agrupados, asegúrate de usar el mínimo número de agrupaciones.

6. Agrupa cualquier par de términos para incluir los 1 que hasta ahora no han sido agrupados. Asegúrate de usar el mínimo número de agrupaciones.

7. Suma todos los términos generados por las agrupaciones.

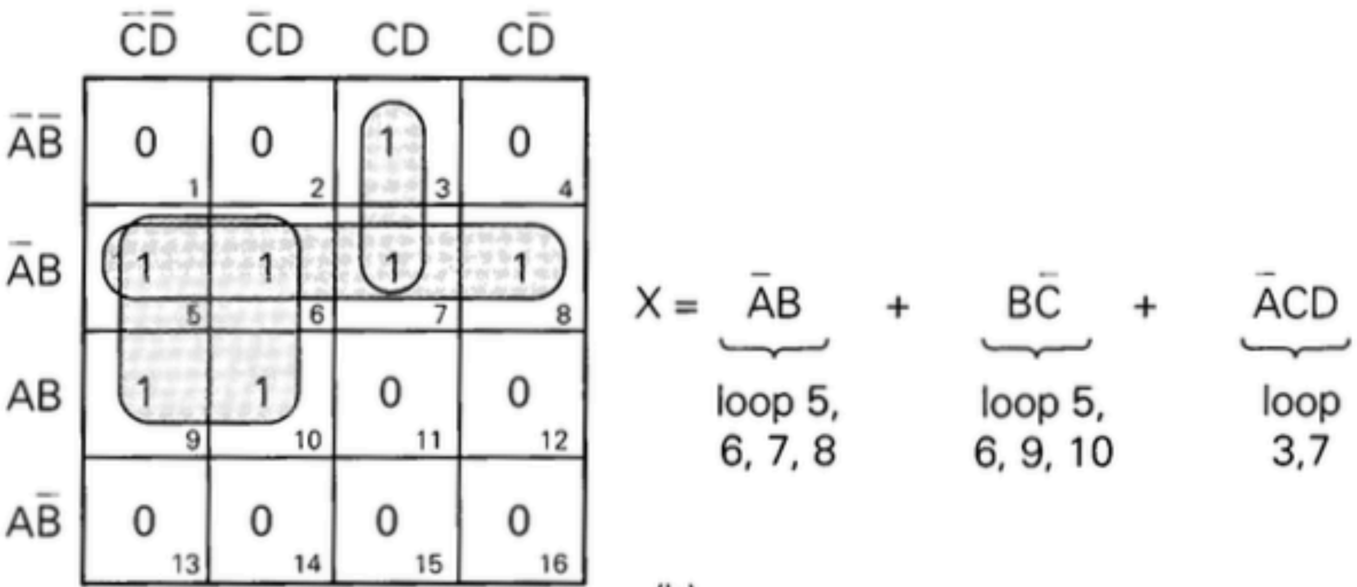
Ejemplo 1



$\bar{C}\bar{D}$
$\bar{C}D$
CD
$C\bar{D}$
$\bar{A}\bar{B}$
$\bar{A}B$
AB
$A\bar{B}$
$X = \underbrace{\bar{A}\bar{B}C\bar{D}}_{\text{loop 4}} + \underbrace{ACD}_{\text{loop 11, 15}} + \underbrace{BD}_{\text{loop 6, 7, 10, 11}}$

(a)

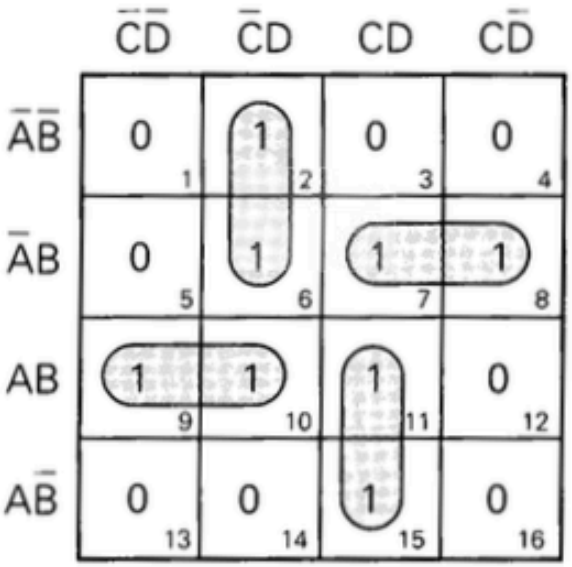
Ejemplo 2



$\bar{C}\bar{D}$
$\bar{C}D$
CD
$C\bar{D}$
$\bar{A}\bar{B}$
$\bar{A}B$
AB
$A\bar{B}$
$X = \underbrace{\bar{A}B}_{\text{loop 5, 6, 7, 8}} + \underbrace{B\bar{C}}_{\text{loop 5, 6, 9, 10}} + \underbrace{\bar{A}CD}_{\text{loop 3,7}}$

(b)

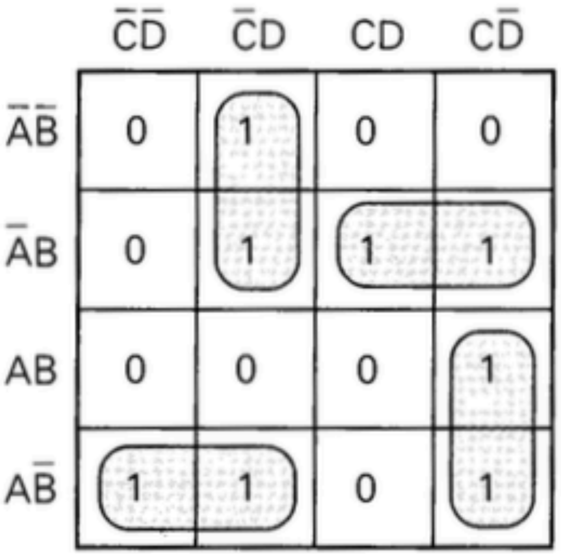
Ejemplo 3



$$X = \underbrace{AB\bar{C}}_{9,\ 10} + \underbrace{\bar{A}\bar{C}D}_{2,\ 6} + \underbrace{\bar{A}BC}_{7,\ 8} + \underbrace{ACD}_{11,\ 15}$$

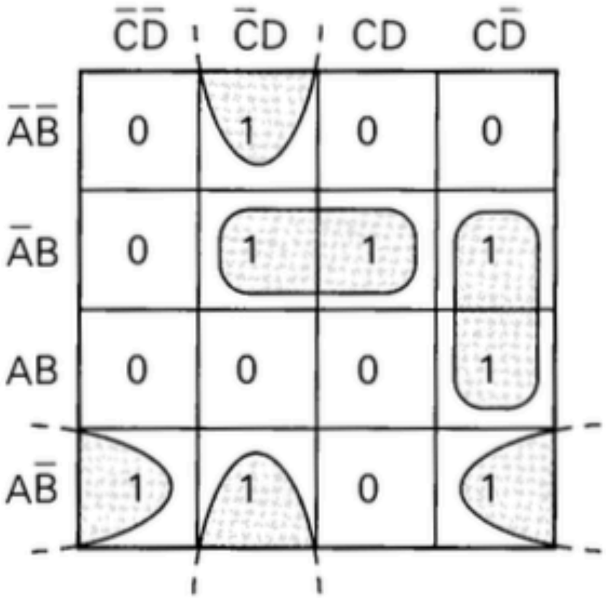
(c)

Ejemplo 4



$X = \bar{A}\bar{C}D + \bar{A}BC + A\bar{B}\bar{C} + AC\bar{D}$

(a)



$X = \bar{A}BD + BC\bar{D} + \bar{B}\bar{C}D + A\bar{B}\bar{D}$

(b)

Ejemplo 5

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1	1	0	1
$\bar{A}B$	1	1	0	1
AB	1	1	0	1
$A\bar{B}$	1	1	1	1

$$y = A\bar{B} + \bar{C} + \bar{D}$$

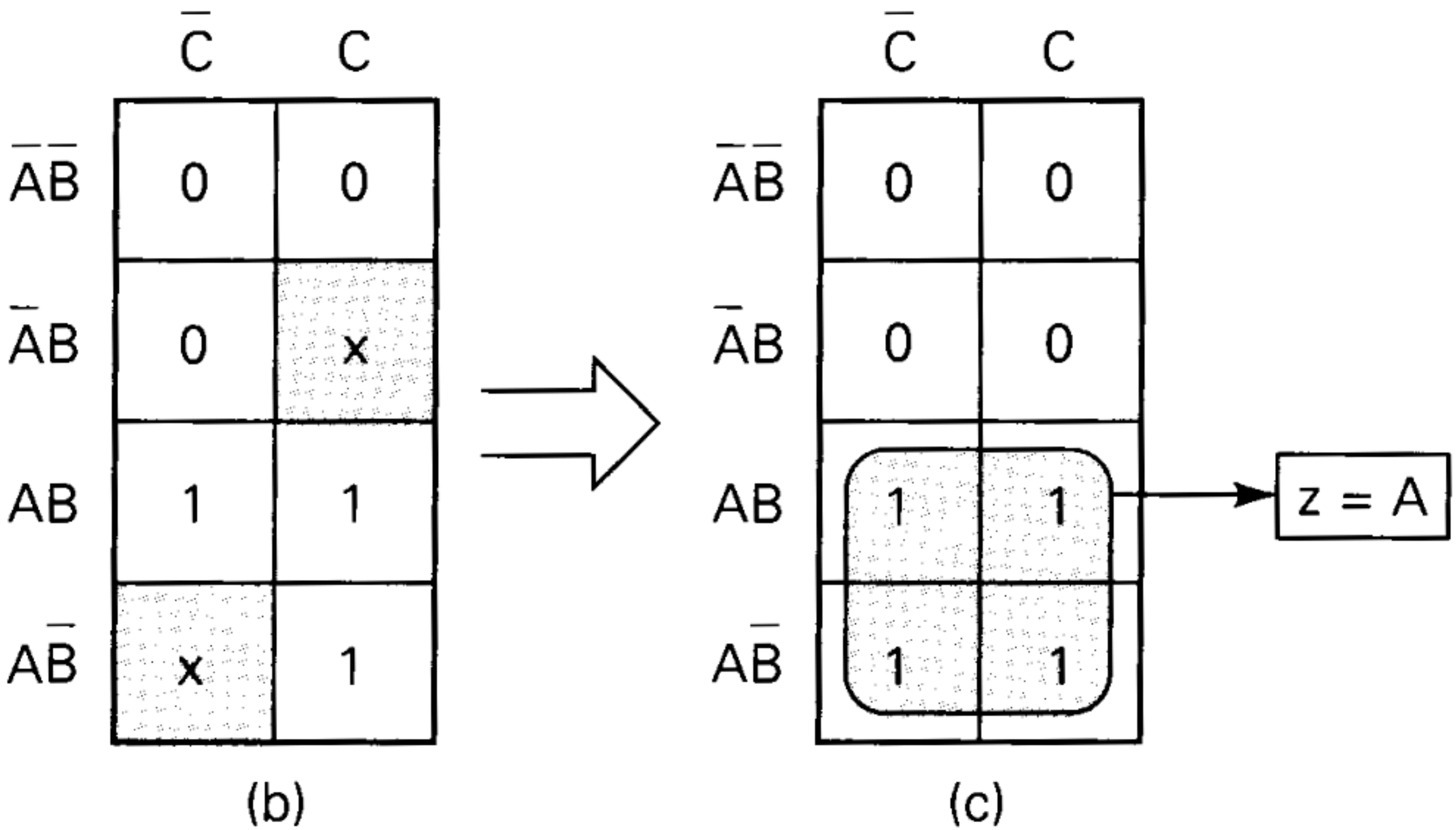
Condiciones no importa

A	B	C	z
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	x
1	0	0	x
1	0	1	1
1	1	0	1
1	1	1	1

(a)

No importa sí
X=0 ó X=1

Condiciones no importa



Usamos los valores de acuerdo a los requerimientos

Conclusiones

- Las dos formas generales para las expresiones lógicas son suma de productos y producto de sumas.
- Una aproximación para el diseño de un circuito lógico es: construir su tabla de verdad, convertir la tabla de verdad a una expresión de suma de productos, implementar la expresión.
- Los mapas de Karnaugh son un método gráfico para representar la tabla de verdad de un circuito y generar una expresión simplificada para la salida del circuito.

Referencias

1. Tocci R. J. (2007) Sistemas Digitales: Principios y Aplicaciones. (10ª Edición). México: Pearson Education.
2. Morris M. M. (2003) Diseño digital. (3ª Edición). México: Pearson Education.
3. Floyd, T.L. (2007) Fundamentos de sistemas Digitales. (9ª Edición). Madrid: Pearson Education.
4. Acha, A. S.(2010) Electrónica digital lógica digital integrada. (2ª Edición).México: Alfaomega Grupo Editor.
5. Garza, G. J.(2006) Sistemas digitales y electrónica digital.(1ª Edición).México: Pearson Education.
6. Morris M. M. (2007) Fundamentos de diseño lógico y de computadoras. (3ª Edición).Madrid: Pearson Education.